



Pontifícia Universidade Católica do Rio Grande do Sul
Faculdade de Informática (FACIN-PUCRS)
Grupo de Apoio ao Projeto de Hardware - GAPH

Projeto de Sistemas Digitais

Uma Introdução

Ney Laert Vilar Calazans

Agosto, 2003

Modificado por Moraes/Ney - Ago/2003



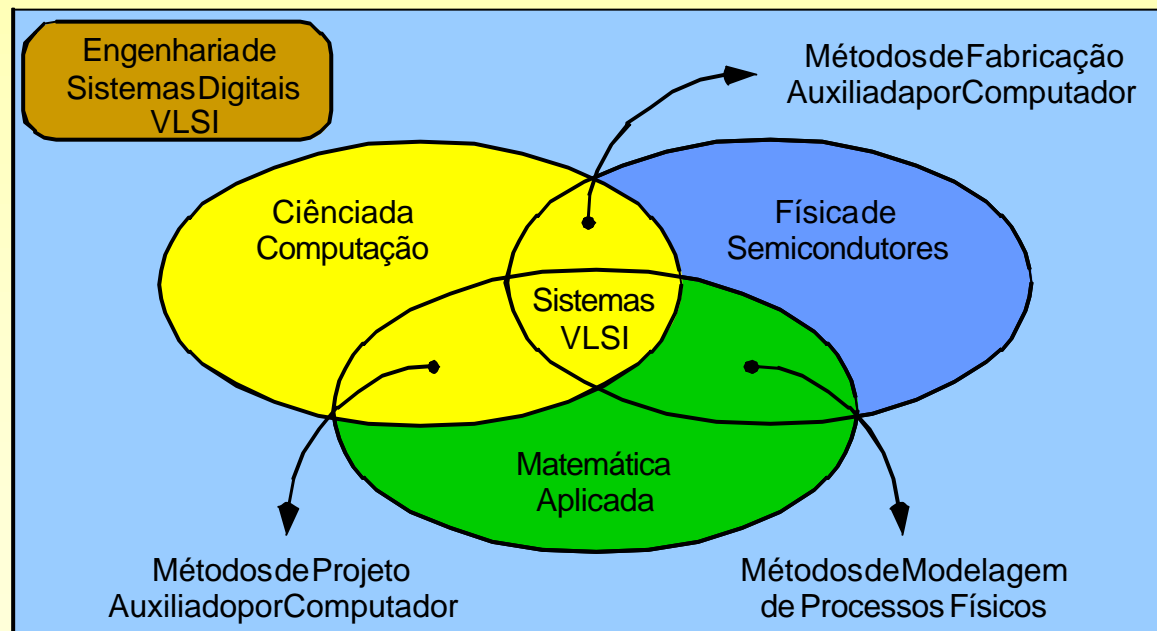
Sumário

- ✓ 1 - Projeto e Fabricação de SDs
- ▲ 2 - Taxonomia de SDs
- ▲ 3 - O Processo de Projeto de SDs
- ▲ 4 - Projeto de SDs Auxiliado por Computador



1 - Projeto e Fabricação de Sistemas Digitais

- Três ramos do conhecimento científico envolvidos:
 - Ciência da Computação, Física de Semicondutores e Matemática Aplicada





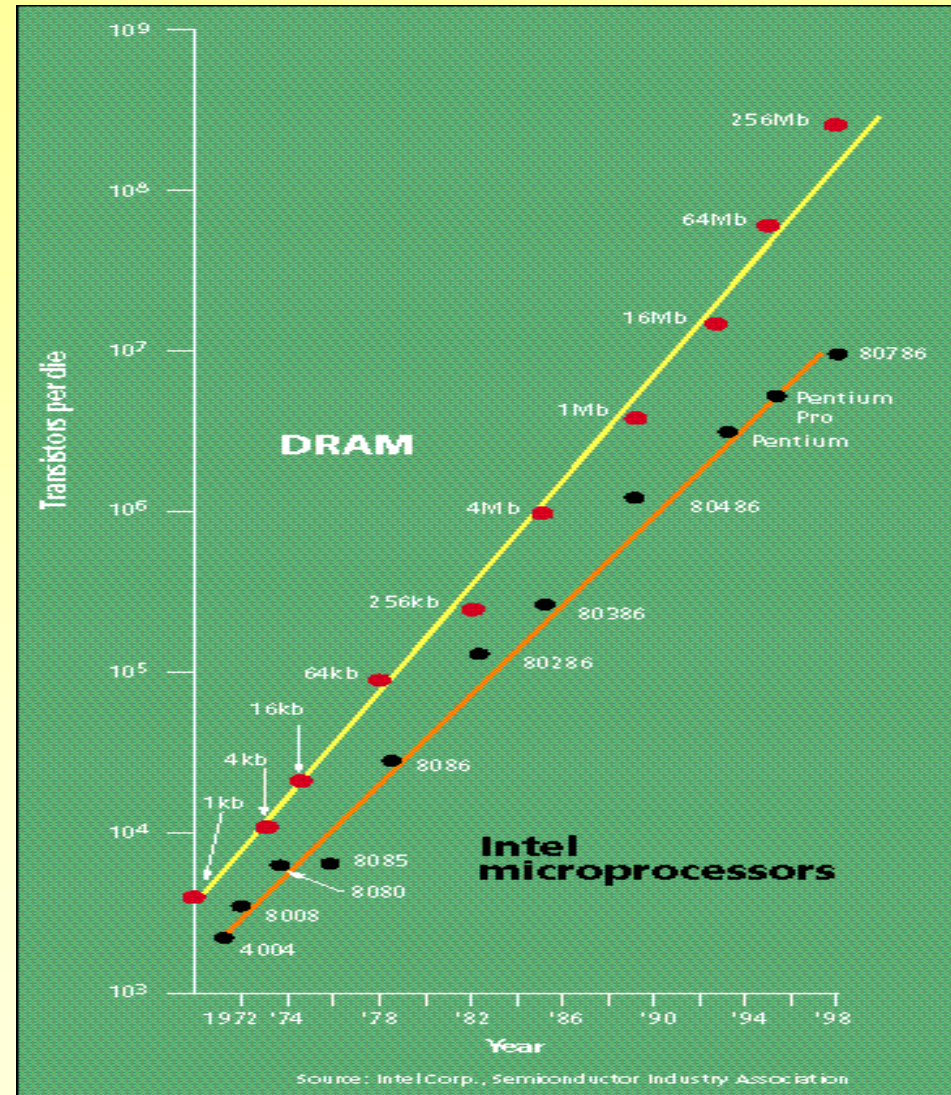
1 - Projeto e Fabricação de SDs VLSI

- ▶ Projeto de SDs - *método* p/ desenvolver *plano* de um SD -> manufatura *automática*;
- ▶ Estilo de Projeto - conjunto de métodos;
- ▶ Base da tecnologia atual - processos planares de fabricação;
- ▶ CI VLSI moderno - pastilha de 1cm^2 de lado, espessura $< 1\text{mm}$, $> 10^6$ dispositivos;
- ▶ Parâmetro de base - “*min-feature-size*”: em 96 - $0,25\mu\text{m}$ / em 98 - $0,18\mu\text{m}$ e $0,12\mu\text{m}$;

1 - Projeto e Fabricação de SDs - Lei de Moore

▲ “A densidade de Circuitos Integrados dobra a intervalos regulares de 18 meses”.

◆ Gordon E. Moore, (1965)



Sumário

- ✓ 1 - Projeto e Fabricação de SDs
- ✓ 2 - Taxonomia de SDs
- ▲ 3 - O Processo de Projeto de SDs
- ▲ 4 - Projeto de SDs Auxiliado por Computador





2 - Taxonomia de SDs

- ▶ Fundamental - escolha de critérios de classificação adequados;
- ▶ Ortogonalidade - meta da escolha de critérios;
- ▶ Critérios - podem depender de diversas características físicas, de uso, de construção, de custo, etc.
- ▶ Critérios: personalizabilidade, programabilidade, retenção da personalização, complexidade, forma de produção, relação entradas/saídas, pressupostos de sincronismo, etc.



Uma Classificação de CIs baseada em quatro critérios

Sumário

- ✓ 1 - Projeto e Fabricação de SDs
- ✓ 2 - Taxonomia de SDs
- ✓ 3 - O Processo de Projeto de SDs
- ▲ 4 - Projeto de SDs Auxiliado por Computador





3 - O Processo de Projeto de SDs

- ▶ Processo de Projeto - descrição inicial (especificação) -> descrição final (projeto final ou detalhado);
- ▶ Diferença entre especificação e projeto final - quantidade de informação;
- ▶ Informação no projeto final permite fabricar automaticamente (ou quase) o SD;
- ▶ Problema - controlar a complexidade de projeto VLSI!

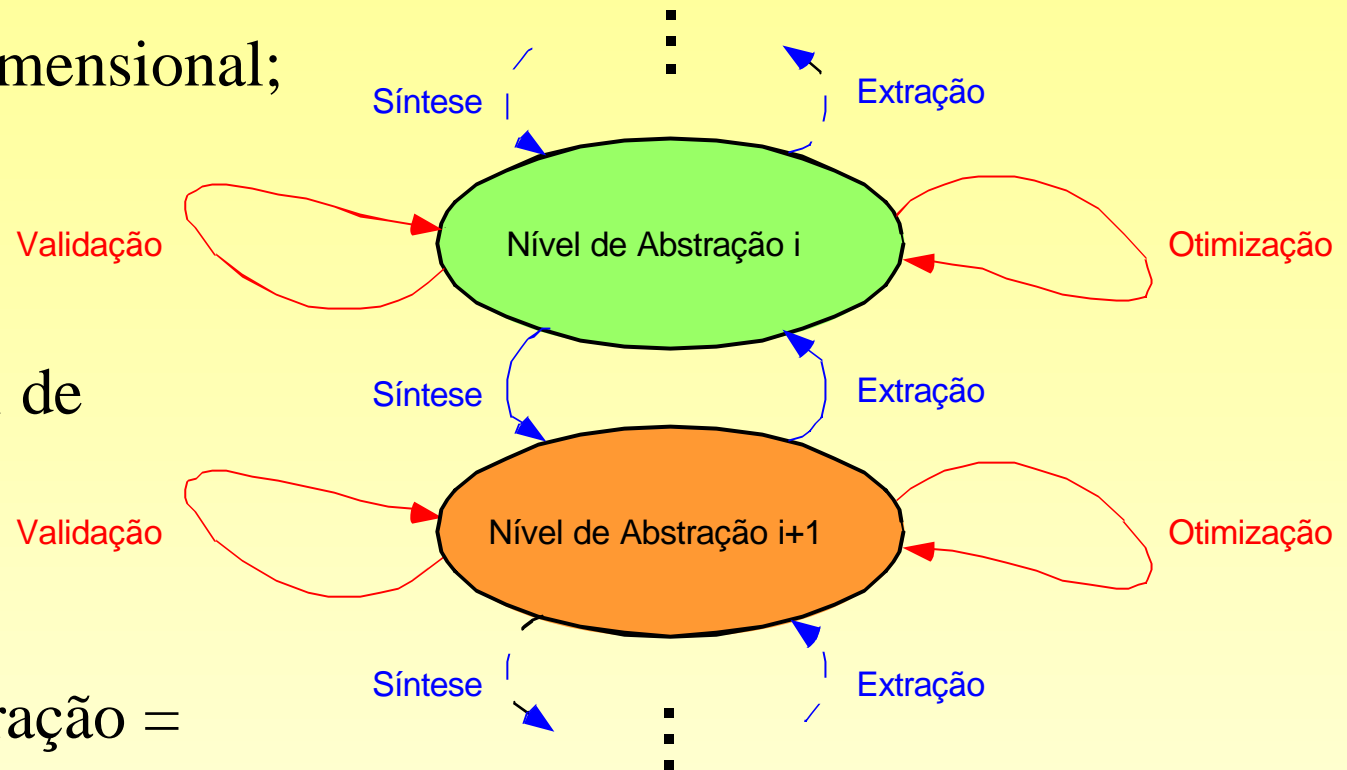


3 - O Processo de Projeto de SDs

- ▶ Problema derivado - complexidade impede passagem direta especificação -> projeto final;
- ▶ Solução - decomposição hierárquica do processo de projeto, *continuum* de descrições;
- ▶ Complexidade requer organização da hierarquia de descrições - *modelos para representar o processo de projeto.*

3 - Modelo de Suzim

- Modelo unidimensional;

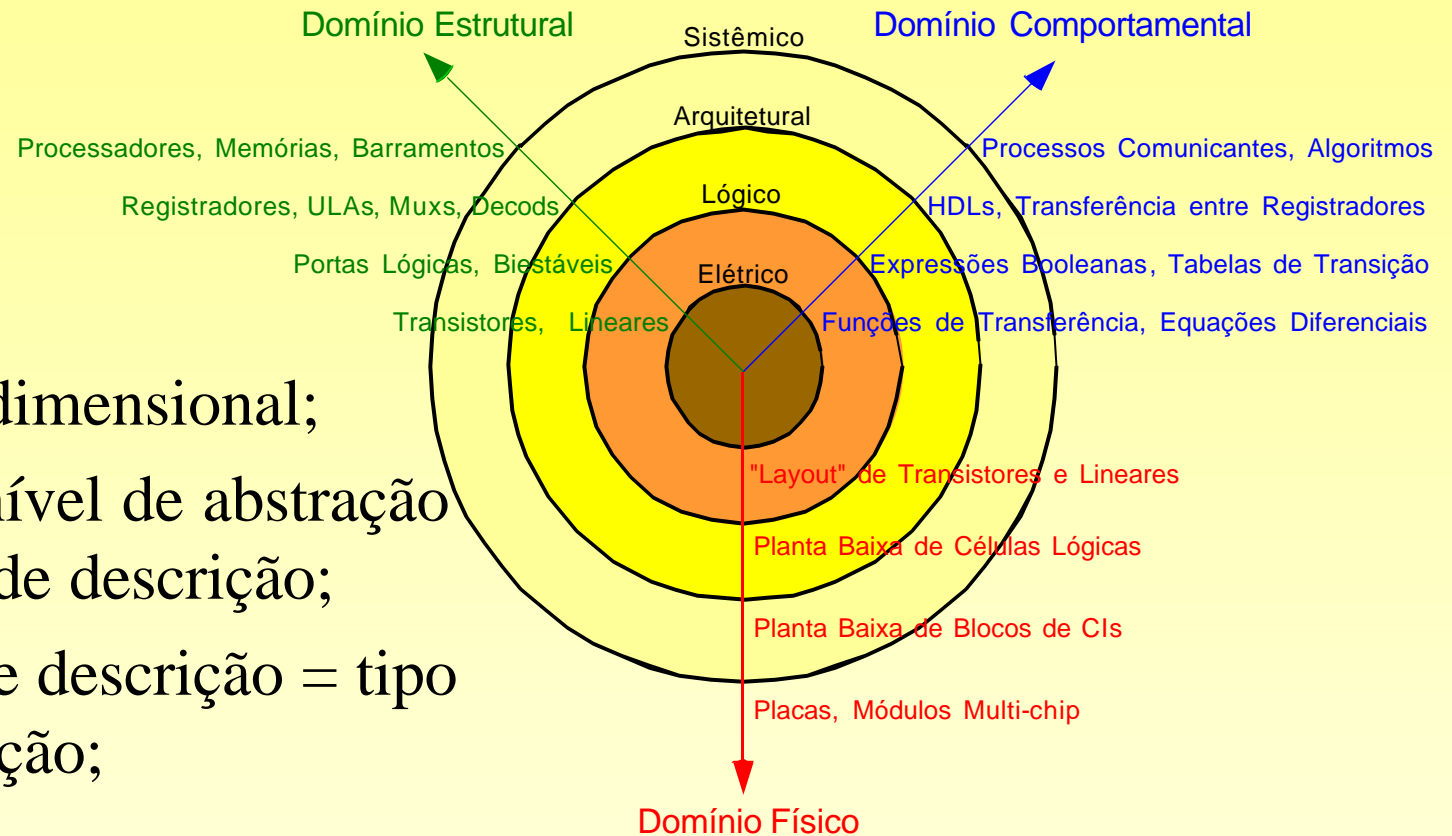


- Critério: nível de abstração;

- Nível de abstração = quantidade de informação;

Transformação entre níveis (aresta) = ferramenta de projeto;
Nível de abstração (vértices) = conjunto de descrições.

3 - Modelo de Gajski-Kuhn ou Diagrama Y



- ▶ Modelo bidimensional;
- ▶ Critérios: nível de abstração e domínio de descrição;
- ▶ Domínio de descrição = tipo de informação;

Círculo = nível de abstração, eixo = domínio de descrição;
Intersecção círculo-eixo (vértices) = descrição;
Transformação entre níveis (aresta no grafo) = ferramenta.

3 - Exemplo de processo de projeto

Processo Clássico de Projeto de SDs

- ▲ Ponto de Partida - especificação informal;
- ▲ Captura/Validação - Editor de esquemáticos e Simulador;

Síntese física - Posicionamento e Traçado de Rotas, seguido de “back-annotation” e ressimulação;

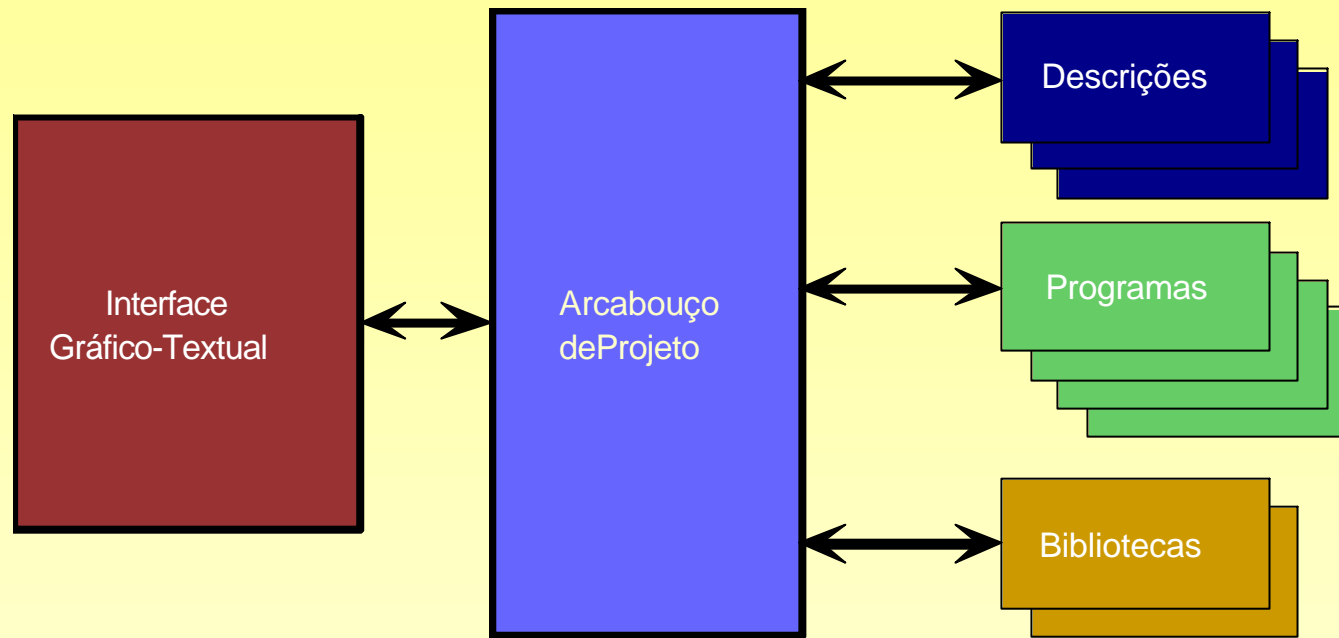


Sumário

- ✓ 1 - Projeto e Fabricação de SDs
- ✓ 2 - Taxonomia de SDs
- ✓ 3 - O Processo de Projeto de SDs
- ✓ 4 - Projeto de SDs Auxiliado por Computador



4 - Projeto de SDs auxiliado por Computador



▲ Estrutura Geral de CAD:

- ◆ Interface Gráfico-textual;
- ◆ Arcabouço de Projeto (framework);
- ◆ Descrições de projeto;
- ◆ Ferramentas de projeto;
- ◆ Bibliotecas.

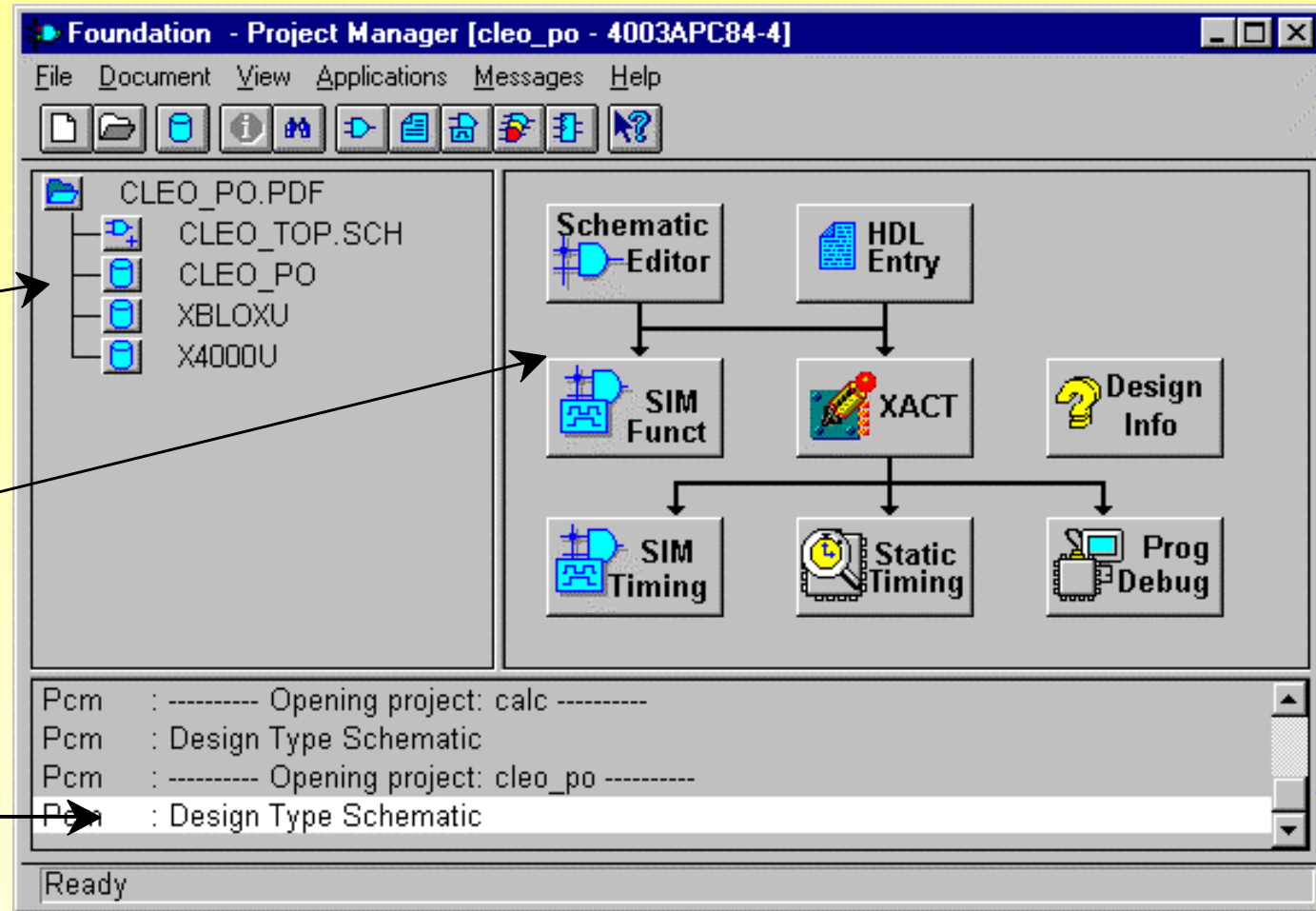
4 - Exemplo de Sistema de Projeto

**Foundation,
da empresa
Xilinx**

**Componentes
de projeto**

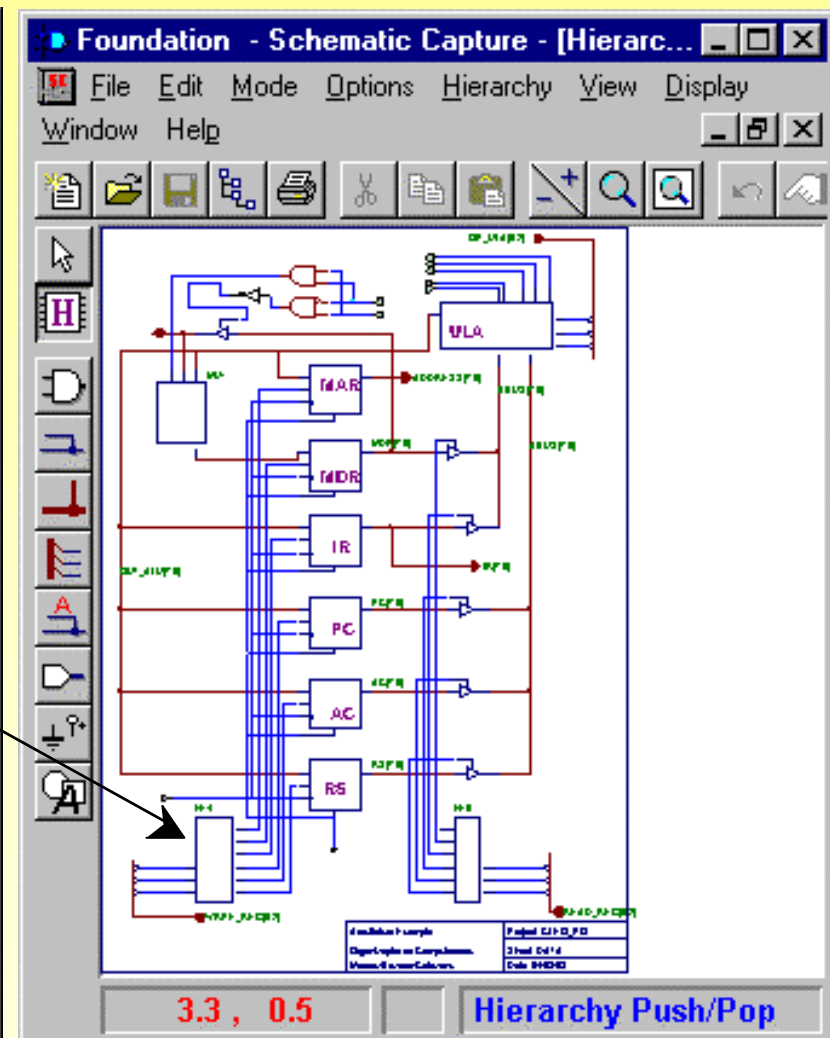
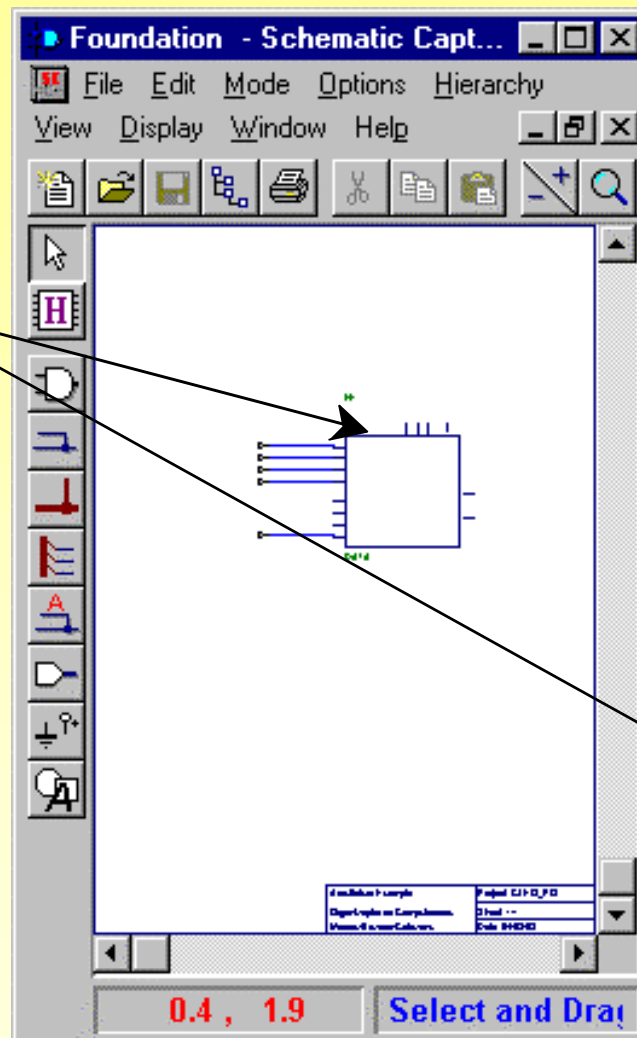
**Ferramentas
de projeto**

**Janela de
mensagens**



4 - Exemplo de Sistema de Projeto - cont.

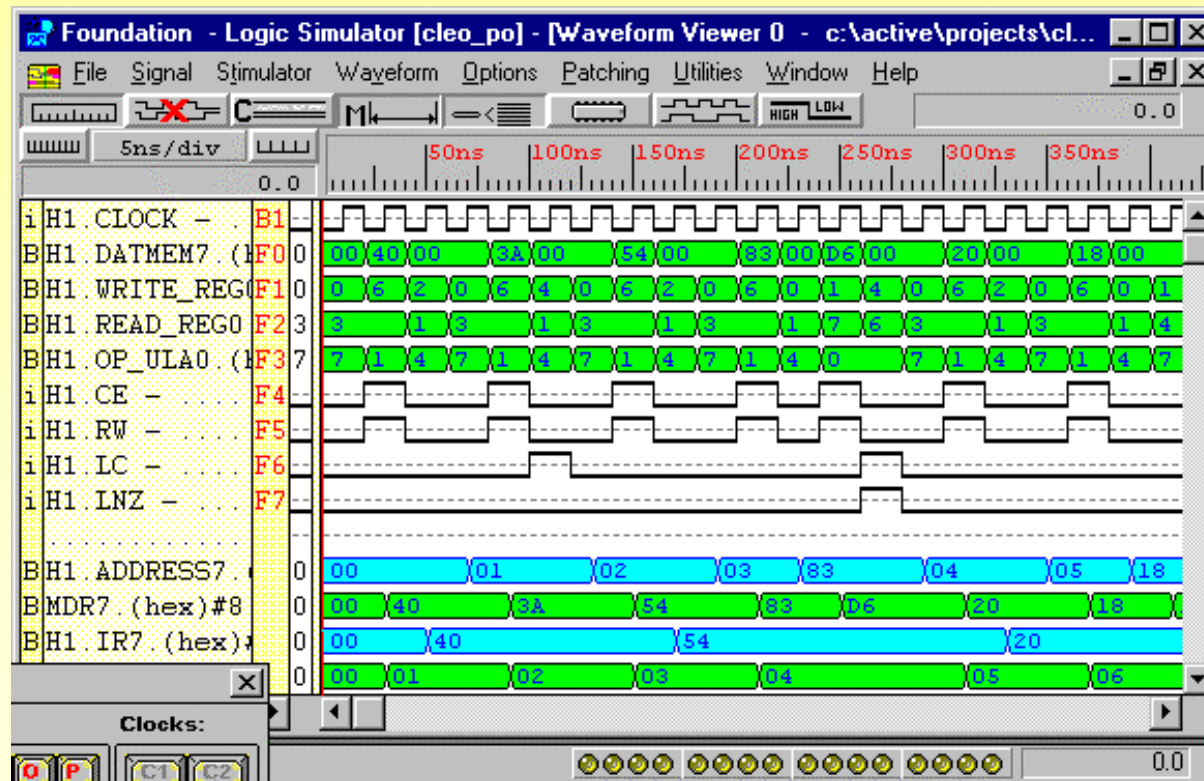
**Editor
hierárquico
de esquemas**



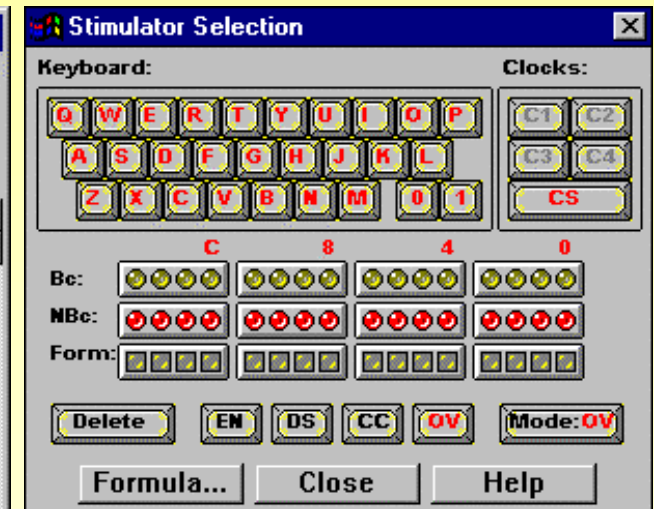
4 - Exemplo de Sistema de Projeto - cont.

Simulador Lógico: Funcional e de Temporização

Janela de Simulação



Janela de Estimulação



Janela de Controle

4 - Exemplo de Sistema de Projeto - cont.

Janelas de Síntese Física:

Andamento da Síntese

Flow Engine - CLEO_PO (V1.0->REV1)
Flow Setup Utilities Help
Stop After: Bitstream
XC4000A Design Flow (Rev1) Status: ERRORS
Optimize Place&Route Bitstream
Failed
- xnfprep @ 1998/07/18 13:37:03 [00:00:16]
= ----- @ 1998/07/18 00:00:06 [00:00:06]
+ xnfprep used [956.169] Kbytes of dynamic/allocated memory during execution
Run Step Reports... Backup Stop Close
Part: 4003APC84-4 Cst: None Guide: None

Design Manager - CLEO_PO
File Design Tools Utilities Help
Project View
cleo_po
V1.0(Rev1)
Tools
Control de Versões
Ferramentas Individuais

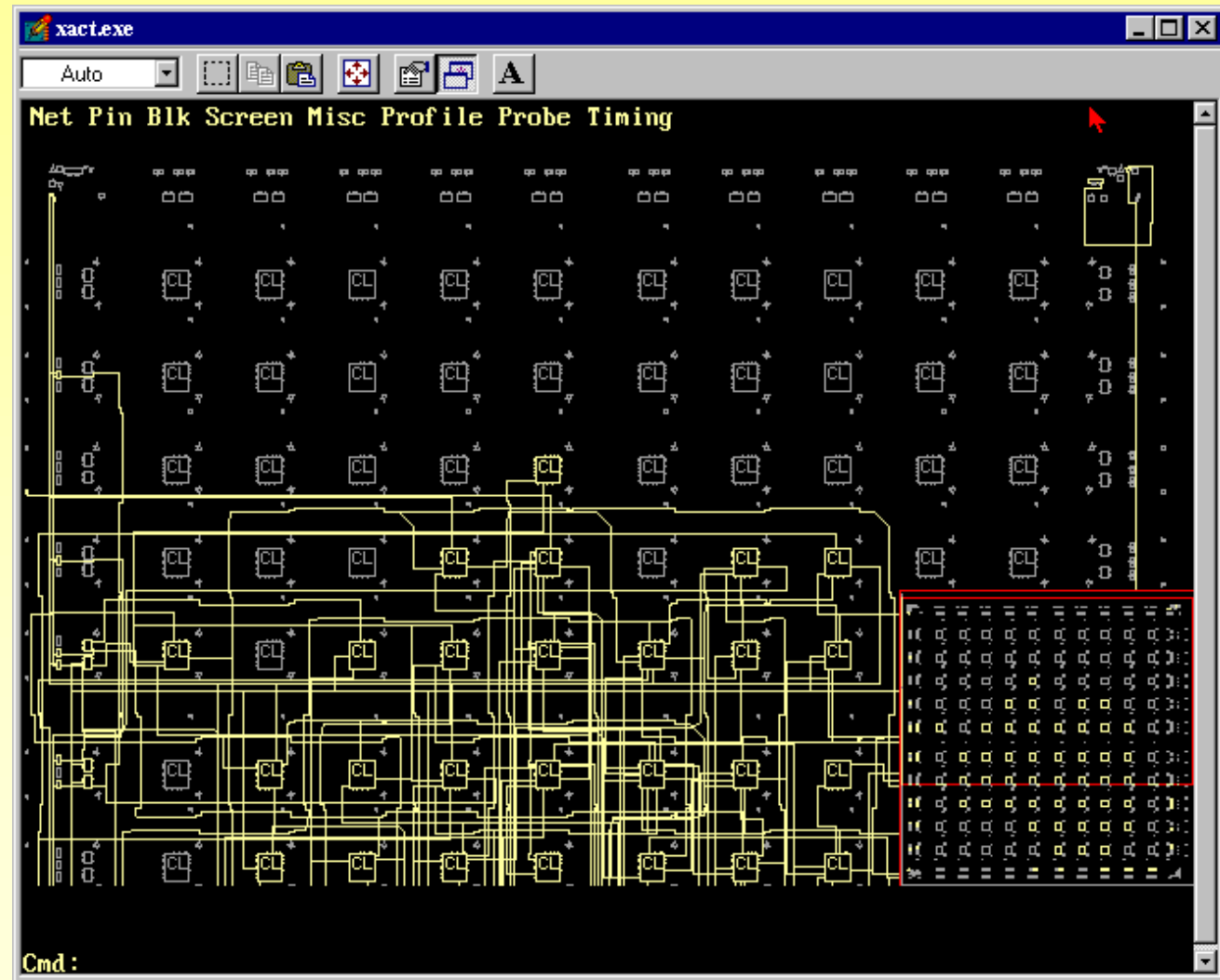
4 - Exemplo de Sistema de Projeto - cont.

Ferramenta de:

visualização da
síntese física

edição manual

análise de
ocupação



4 - Exemplo de Sistema de Projeto - cont.

