

Universidade Federal de Pelotas
 Instituto de Física e Matemática
 Bacharelado em Ciência da Computação

Técnicas Digitais

Prof. José Luís Güntzel guntzel@ufpel.edu.br semestre 2004/2

1ª Verificação (25/11/2004)

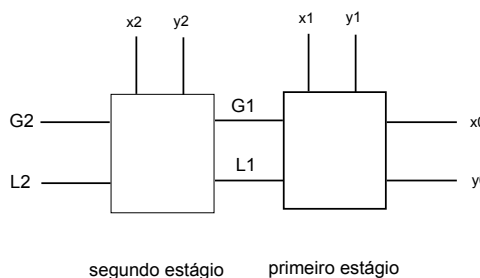
Nome: _____ matrícula: _____

Questão 1 (4 pontos)

Necessita-se de um comparador de magnitudes para dois números X e Y, representados em binário, sem sinal, cada um com n bits. Esse comparador deverá ter duas saídas, G e L, as quais sinalizam as situações mostradas ao lado.

G	L	significado
0	0	$X = Y$
0	1	$X < Y$
1	0	$X > Y$
1	1	nunca ocorre

- a) Projete o primeiro estágio do comparador. Neste estágio entram os dois bits menos significativos de X (x_0 e x_1) e os dois bits menos significativos de Y (y_0 e y_1). As saídas são G1 e L1, as quais se comportam conforme a tabela anterior. (2 pontos)
- b) Projete o segundo estágio do comparador. Neste estágio entram x_2 , y_2 , G1 e L1, estes dois últimos provenientes do primeiro estágio. Suas saídas são G2 e L2, as quais se comportam conforme a tabela anterior. (2 pontos)



O diagrama de blocos ao lado mostra como os dois estágios se conectam.

Obs: desenhar os circuitos mínimos, não-mapeados.

Questão 2 (3,5 pontos)

Seja a função: $S = A \cdot (B + C \cdot D)$

- a) Desenhe um esquemático lógico para esta função usando somente portas NAND, NOR e inversores. Quantos transistores são usados, ao todo? Para ajudar a responder a esta pergunta, desenhe em separado o esquemático elétrico para cada tipo de porta usada neste mapeamento. (1,5 ponto)
- b) Desenhe o esquemático de transistores para a porta CMOS complexa que implementa diretamente esta função. Quantos transistores são usados? (1 ponto)
- c) Desenhe o esquemático do circuito mínimo que a implementa através de multiplexadores 2:1. Caso tais multiplexadores sejam feitos com transistores de passagem (sem inversores para reforçar o sinal), quantos transistores seriam usados nesta implementação? (1 ponto)

Questão 3 (2,5 pontos)

- a) Considerando o circuito mostrado na próxima página, desenhe as formas de onda para **a, b, c, d, s** a partir das formas de onda fornecidas para **x1, x2** e **x3** (e considerando que a primeira entrada está fixa com o valor lógico. Considere os seguintes atrasos:

Inversores: $t_{pHL} = t_{pLH} = 1ns$

Nands: $t_{pHL} = t_{pLH} = 2ns$

Nors: $t_{pHL} = t_{pLH} = 3ns$

(2 pontos: 0,33 ponto para uma forma de onda certa e 0,33 para as demais certas.)

b) Qual é o atraso crítico deste circuito para a situação considerada? Justifique. (0,5 ponto)

