



Universidade Federal de Pelotas
Instituto de Física e Matemática
Departamento de Informática
Bacharelado em Ciência da Computação

Técnicas Digitais

Aula 9

**3. Implementação de circuitos lógicos:
Comportamento dinâmico simplificado de portas
lógicas CMOS, atraso de propagação, formas de onda
e diagramas de tempo.**

Prof. José Luís Güntzel

guntzel@ufpel.edu.br

www.ufpel.edu.br/~guntzel/TD/TD.html

3. Implementação de Circuitos Digitais

► Comportamento Dinâmico do Inversor

Esquemático lógico

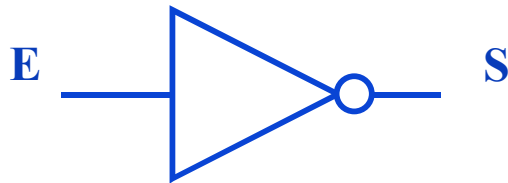
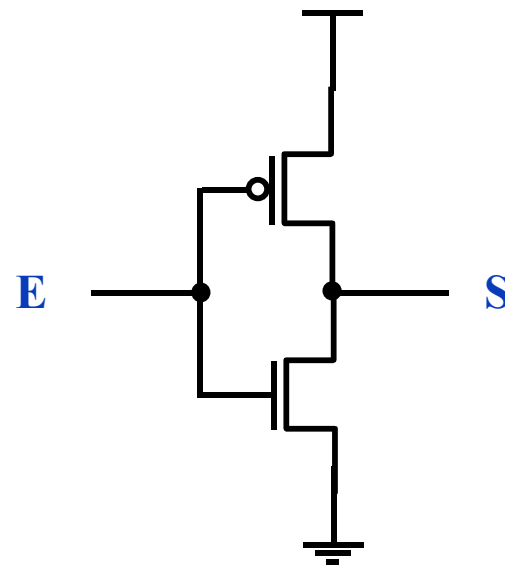


Tabela-verdade

E	S
0	1
1	0

Esquemático de transistores

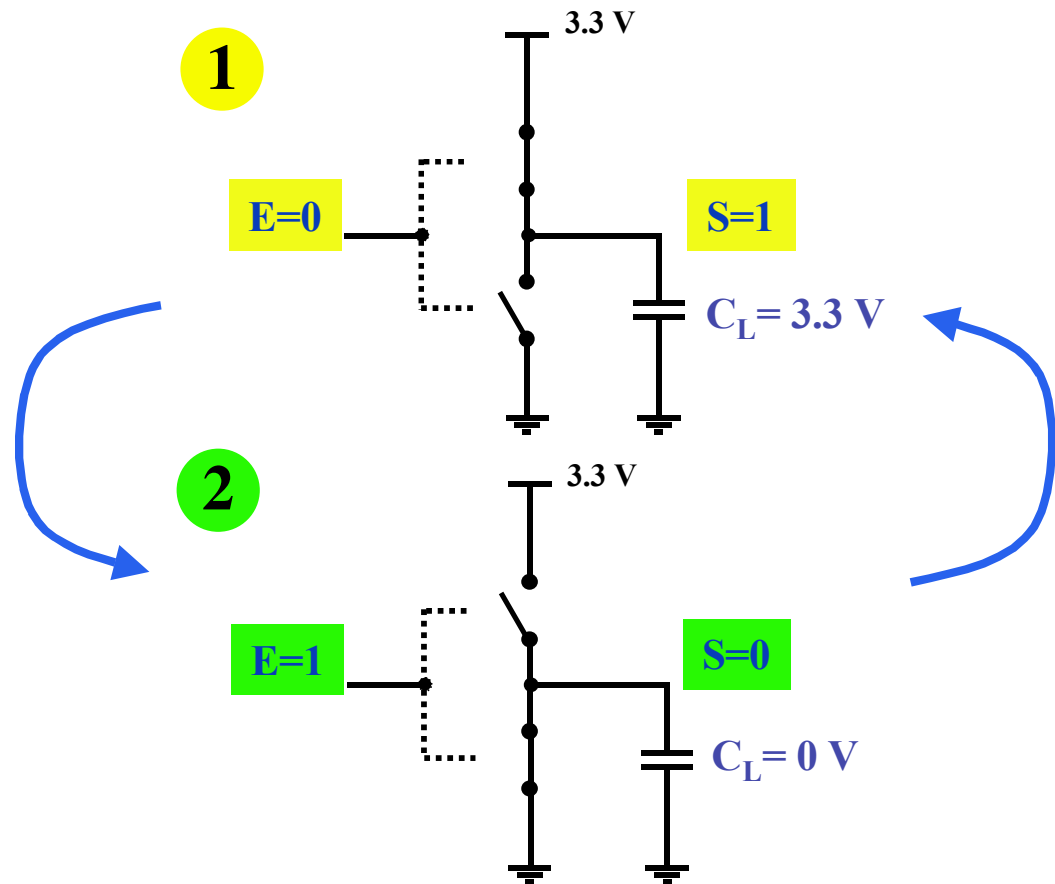


3. Implementação de Circuitos Digitais

► Comportamento Dinâmico do Inversor

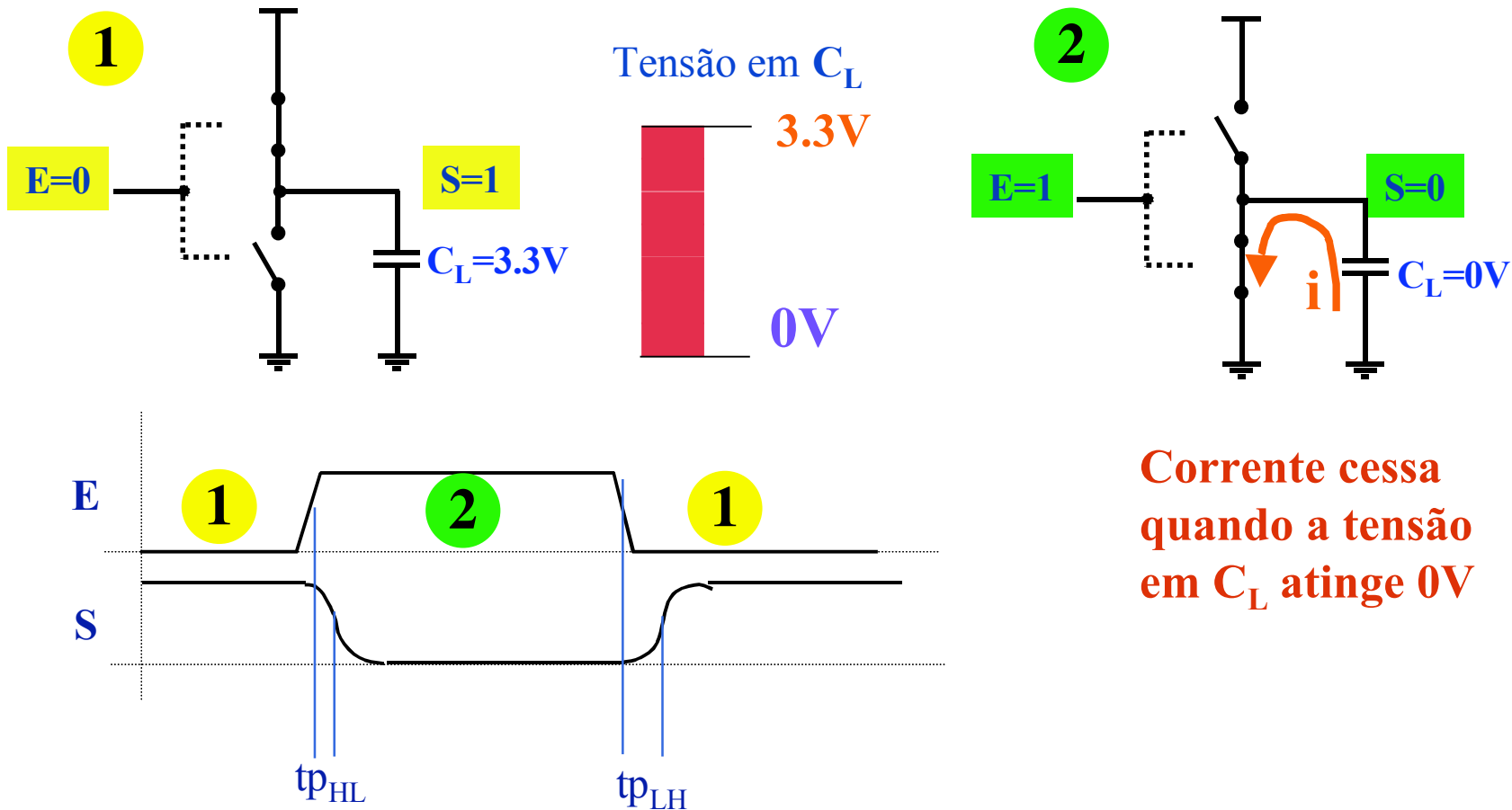
Duas transições possíveis:

E	S
0	1
1	0



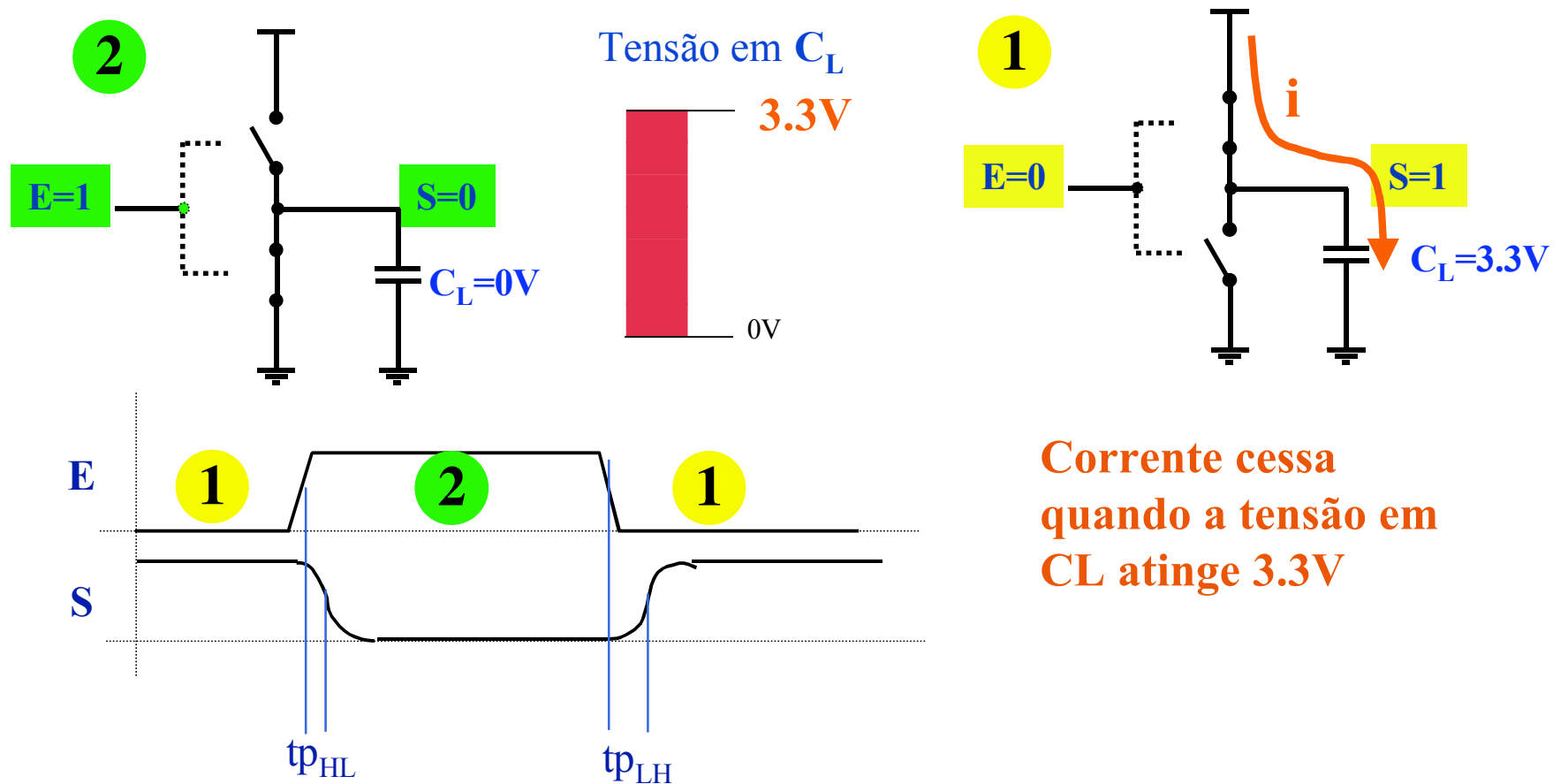
3. Implementação de Circuitos Digitais

► Comportamento Dinâmico do Inversor



3. Implementação de Circuitos Digitais

► Comportamento Dinâmico do Inversor



Corrente cessa quando a tensão em C_L atinge 3.3V

3. Implementação de Circuitos Digitais

► Comportamento Dinâmico da NAND

Esquemático lógico

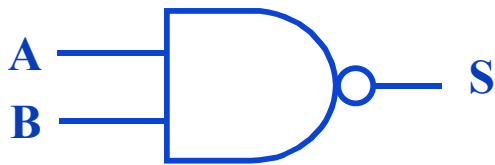
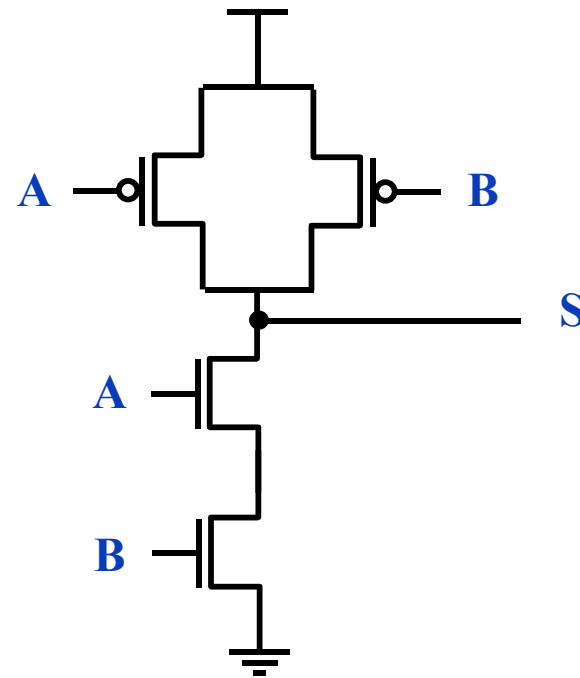


Tabela-verdade

A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

Esquemático de transistores



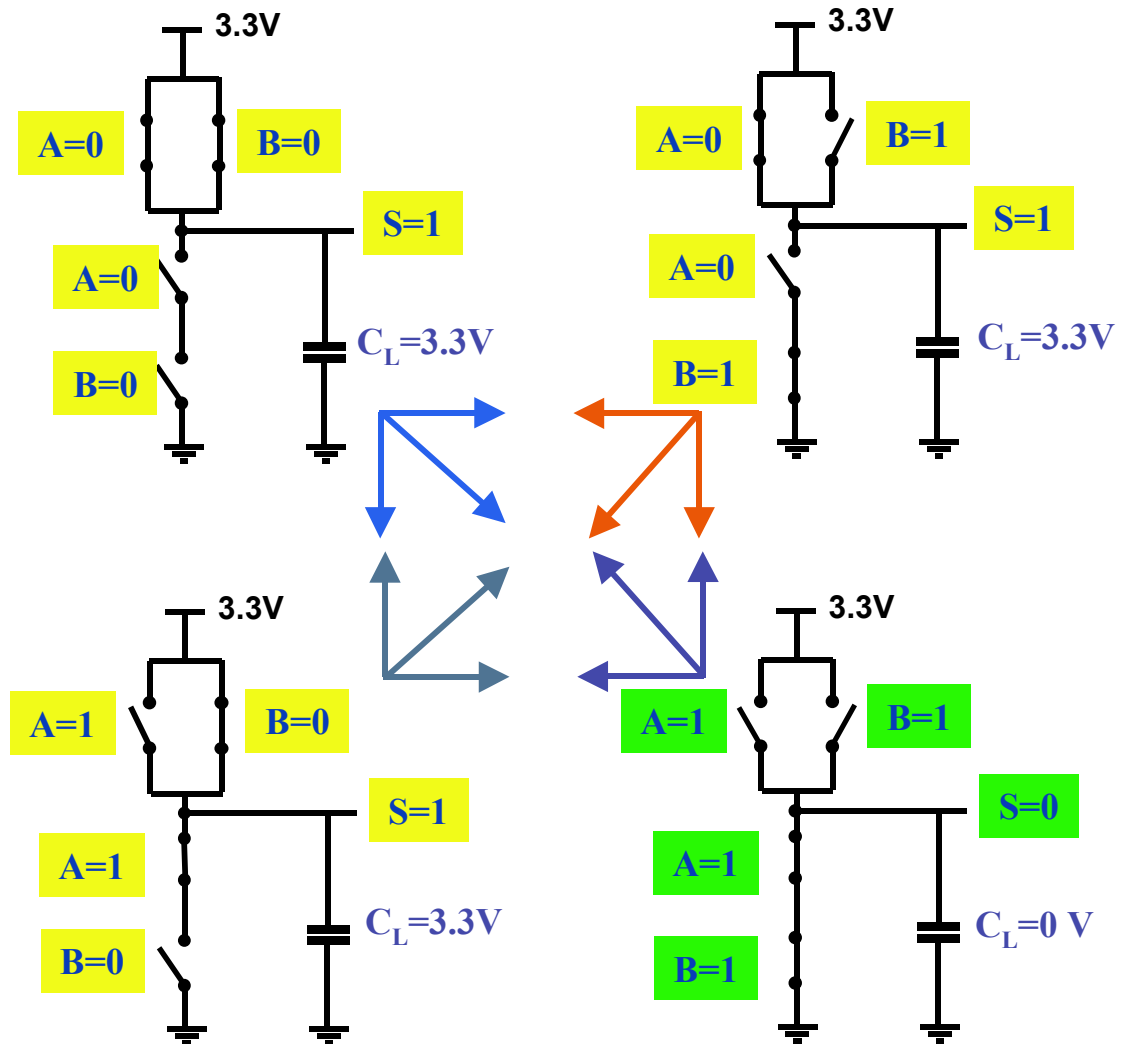
3. Implementação de Circuitos Digitais

► Comportamento Dinâmico da NAND

Quantas transições são possíveis?

A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

12 transições possíveis!



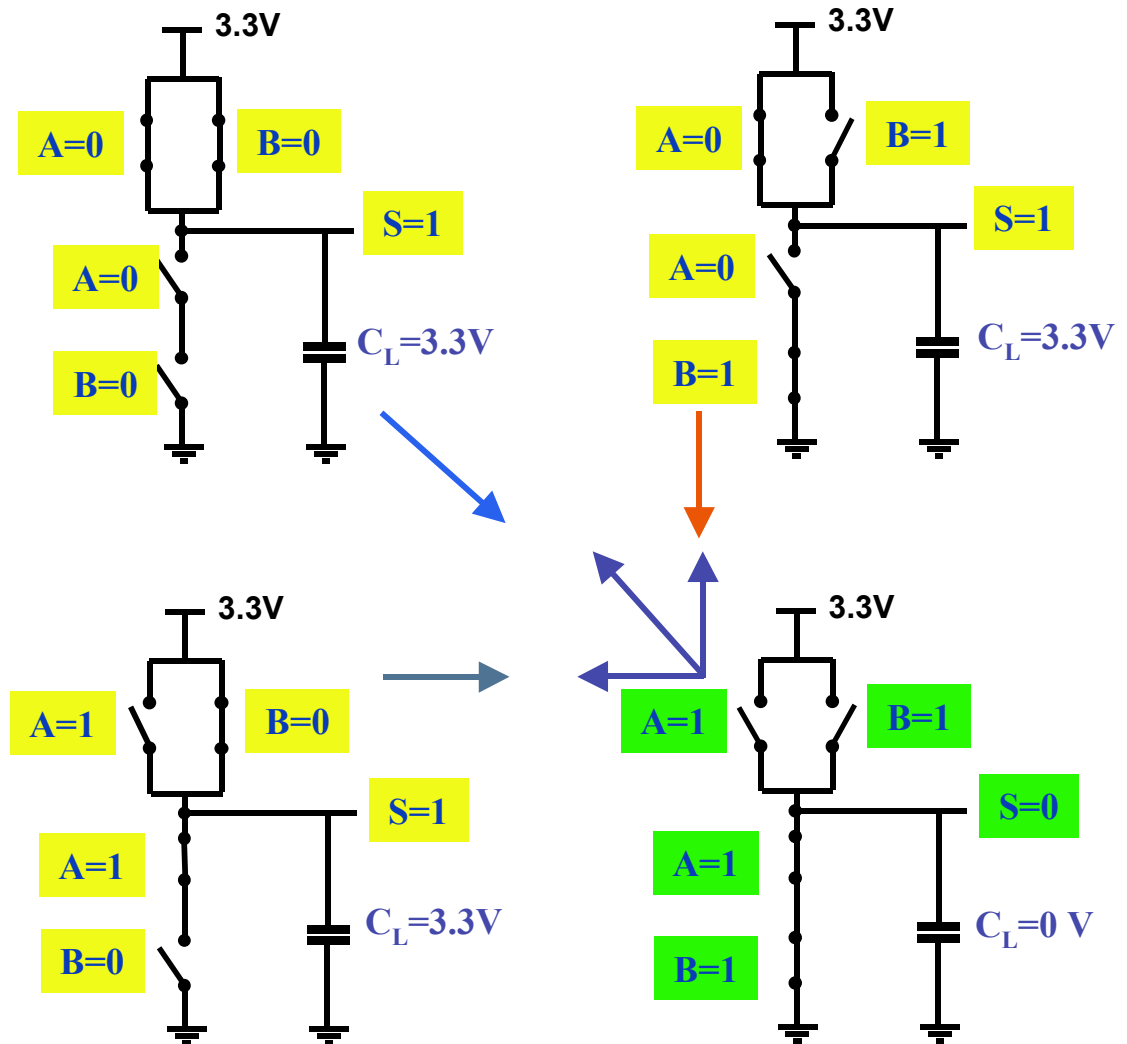
3. Implementação de Circuitos Digitais

► Comportamento Dinâmico da NAND

Porém, somente 6 transições de entrada conduzem a uma transição da saída!

São estas que mais importam...

A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

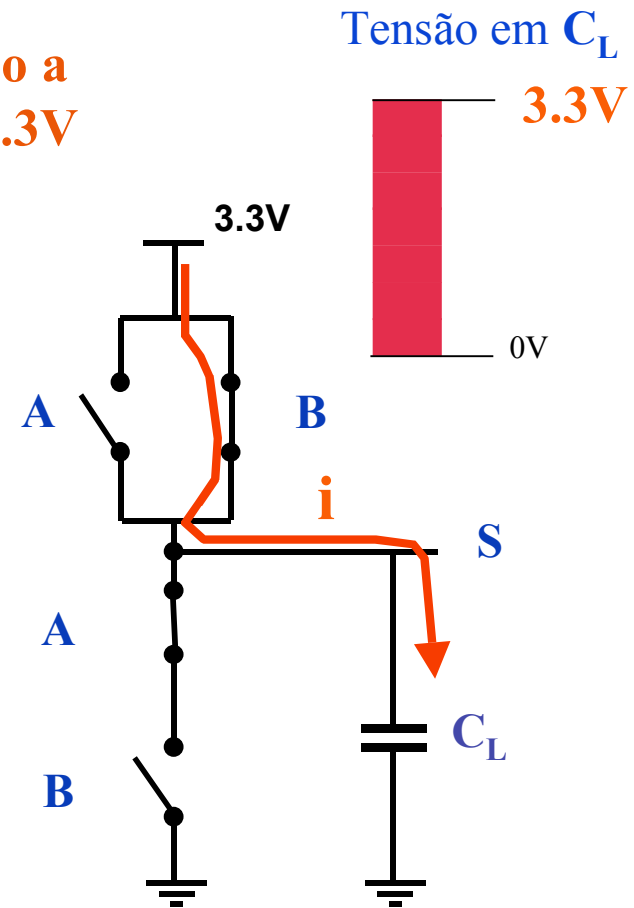
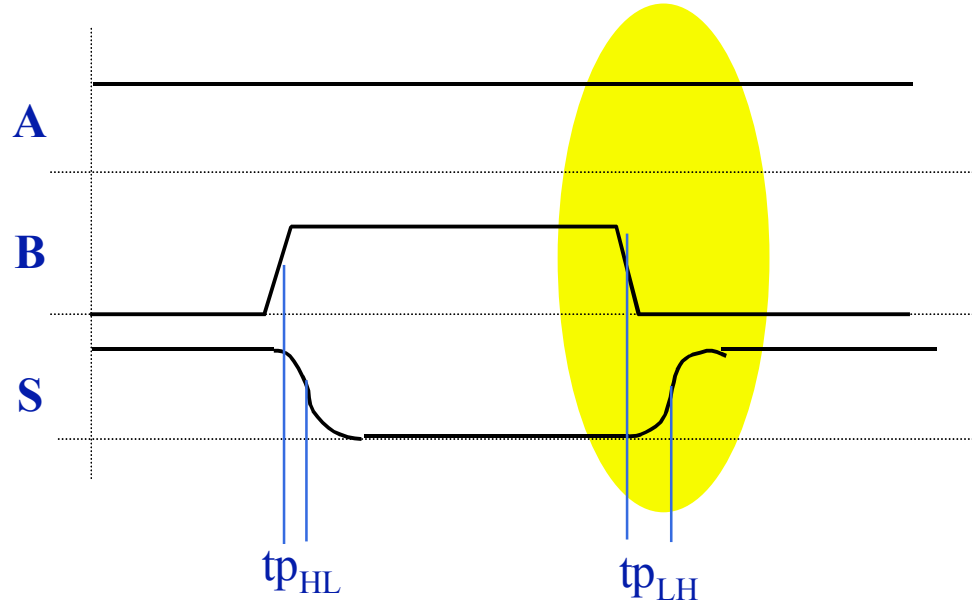


3. Implementação de Circuitos Digitais

► Comportamento Dinâmico da NAND

A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

Corrente cessa quando a tensão em C_L atinge 3.3V

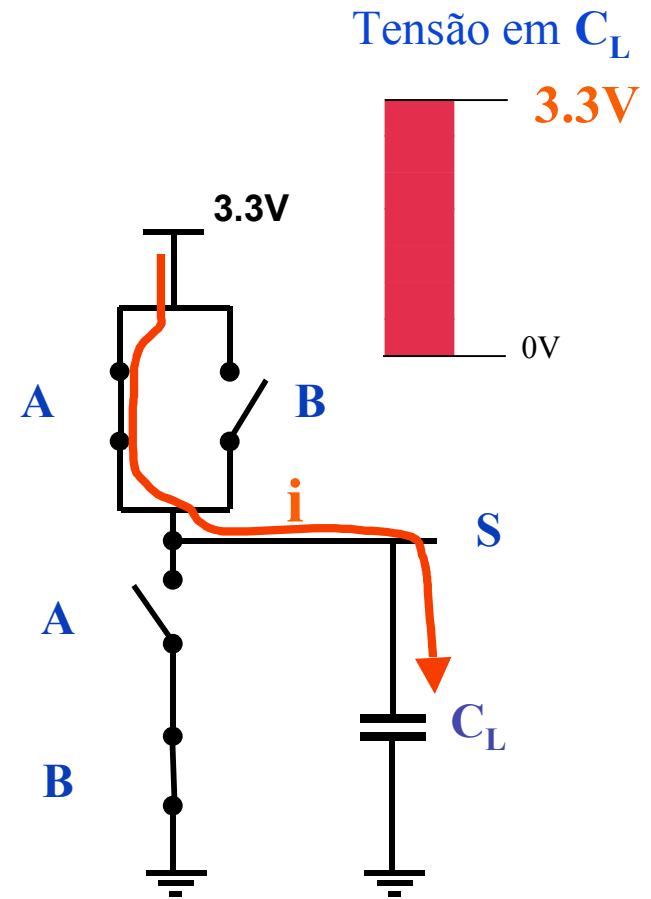
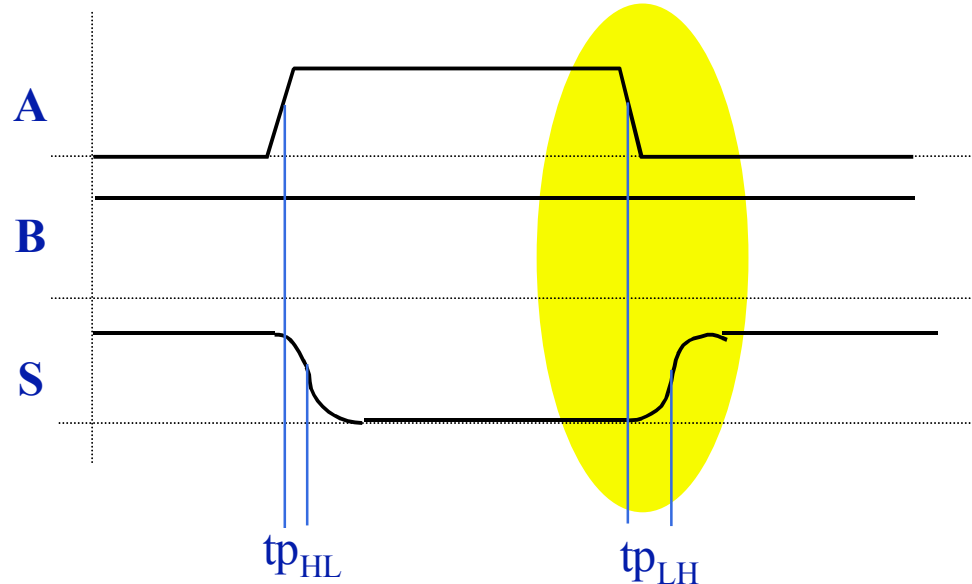


3. Implementação de Circuitos Digitais

► Comportamento Dinâmico da NAND

A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

Corrente cessa quando a tensão em C_L atinge 3.3V

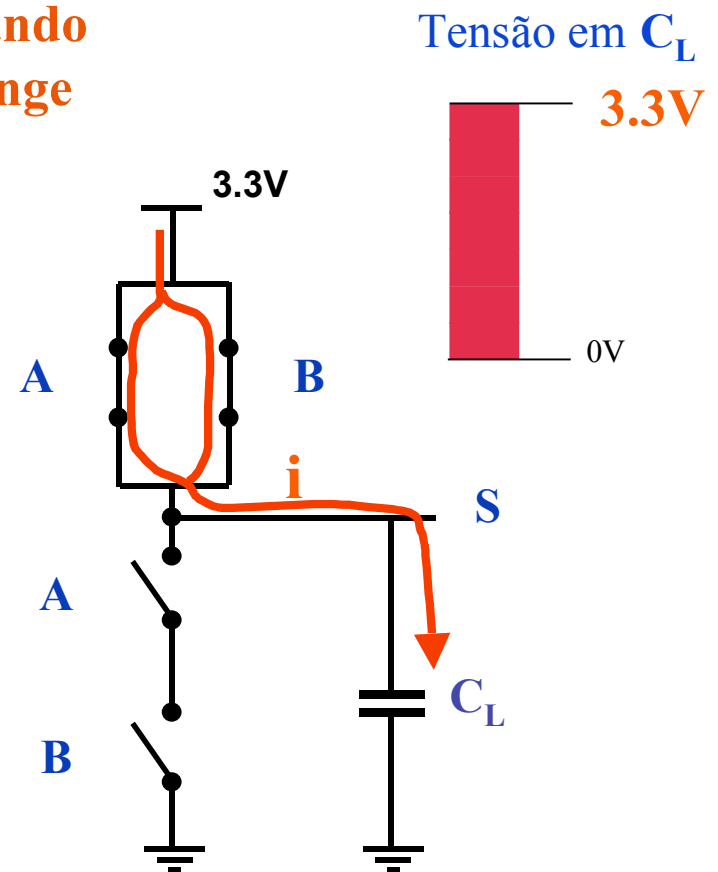
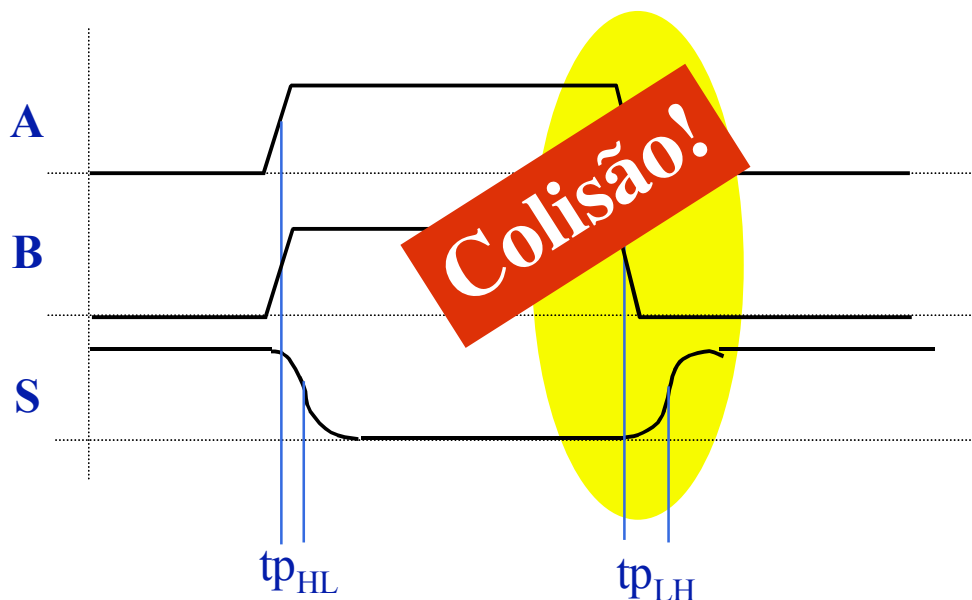


3. Implementação de Circuitos Digitais

► Comportamento Dinâmico da NAND

A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

Corrente cessa quando a tensão em C_L atinge 3.3V



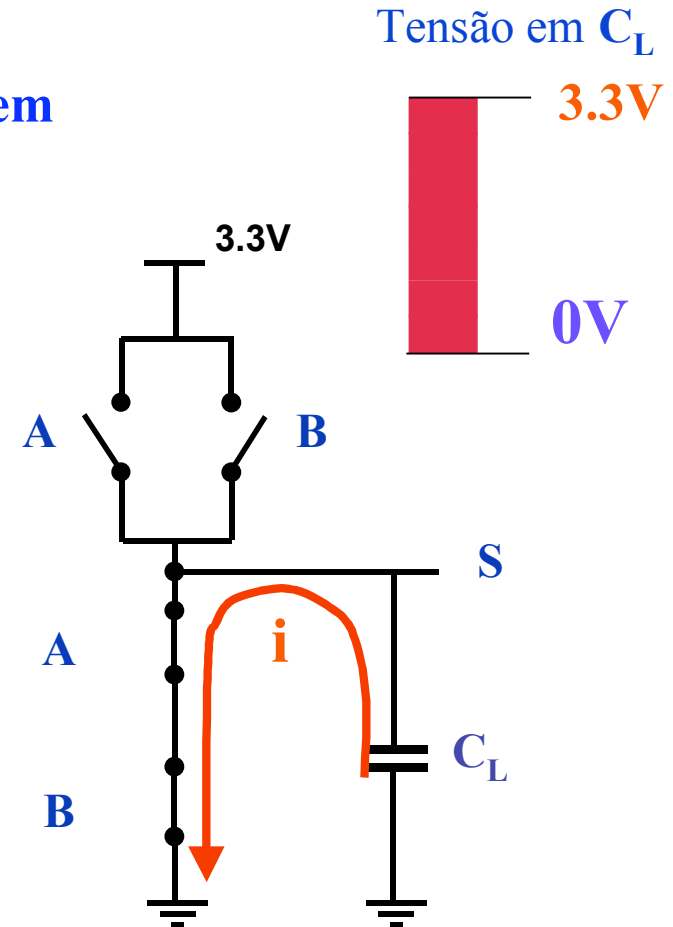
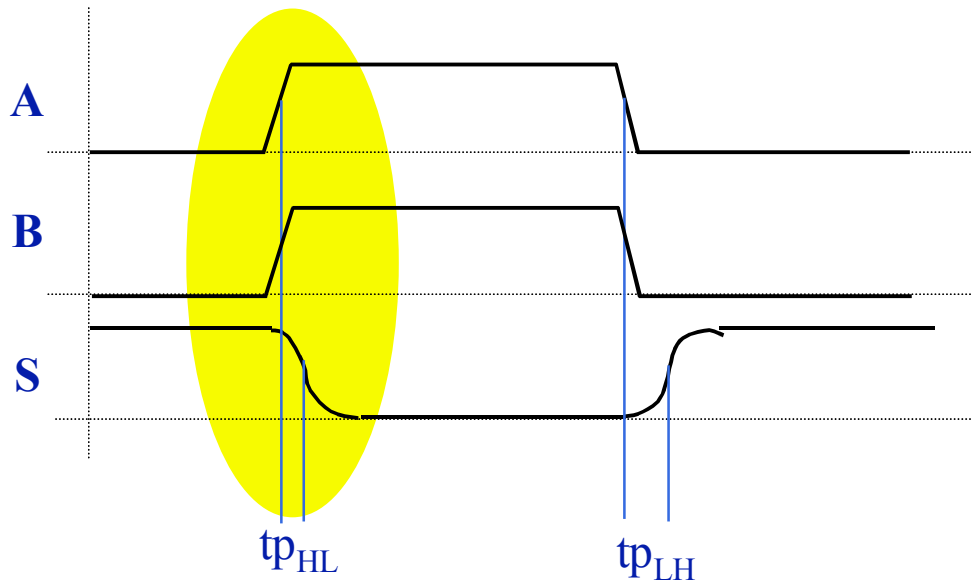
3. Implementação de Circuitos Digitais

► Comportamento Dinâmico da NAND

colisão

A	B	S
0	0	1
0	1	1
1	0	1
1	1	0

Corrente cessa quando a tensão em C_L atinge 0V



3. Implementação de Circuitos Digitais

▶ Portas Lógicas CMOS: NOR de 2 entradas

Esquemático lógico

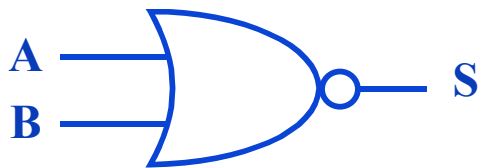
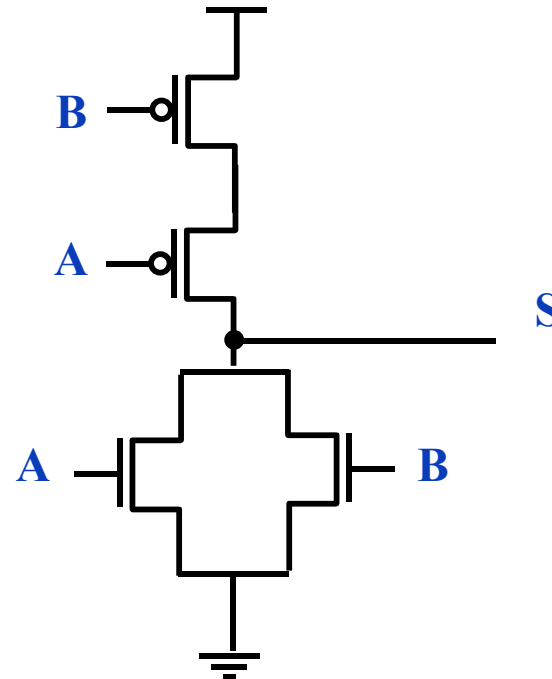


Tabela-verdade

A	B	S
0	0	1
0	1	0
1	0	0
1	1	0

Esquemático de transistores



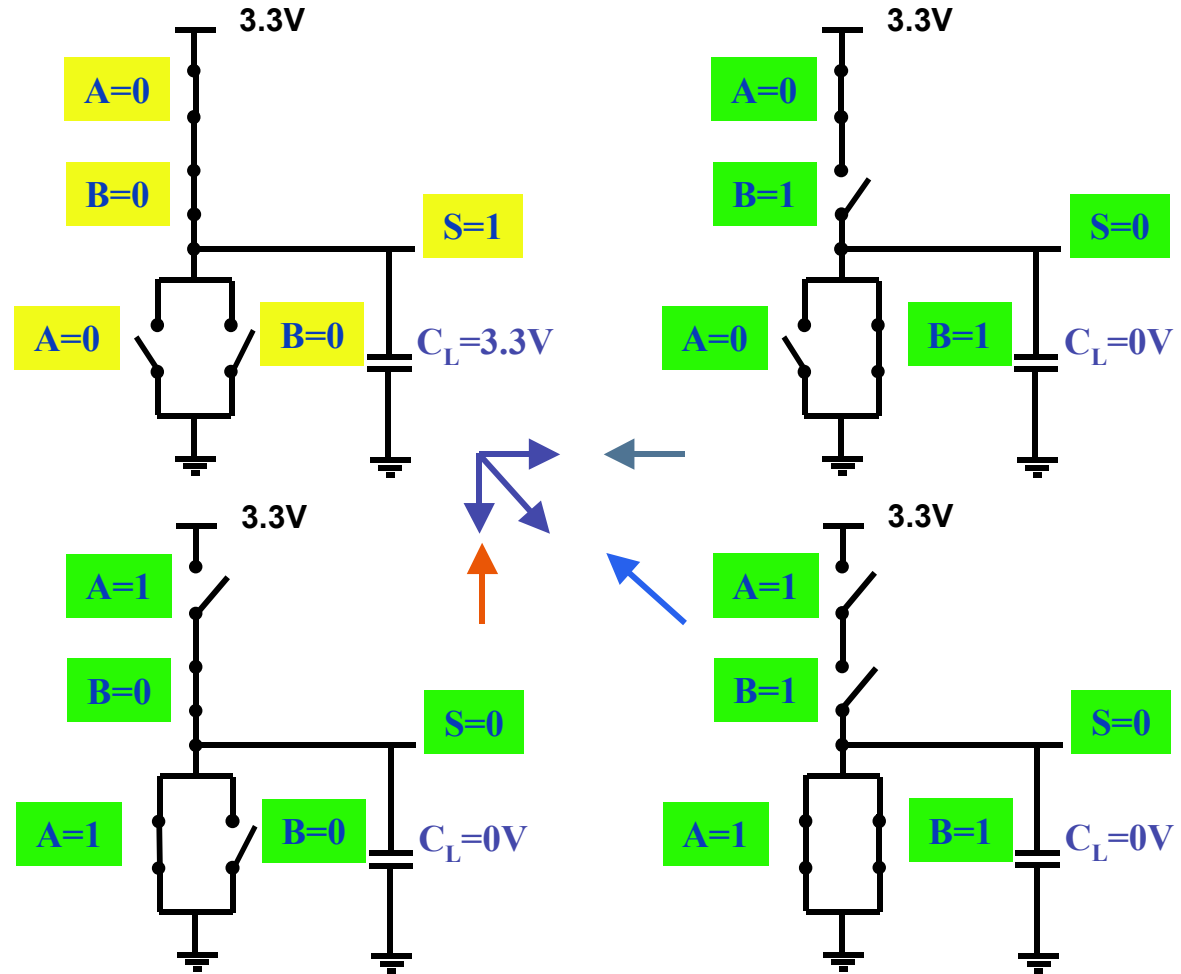
3. Implementação de Circuitos Digitais

▶ Portas Lógicas CMOS: NOR de 2 entradas

Quantas transições precisam ser consideradas?

6

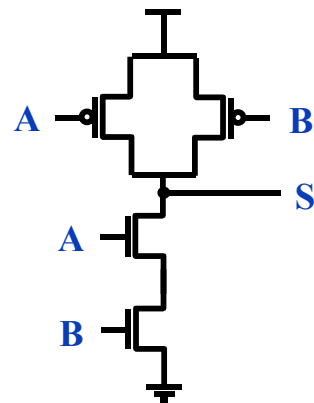
A	B	S
0	0	1
0	1	0
1	0	0
1	1	0



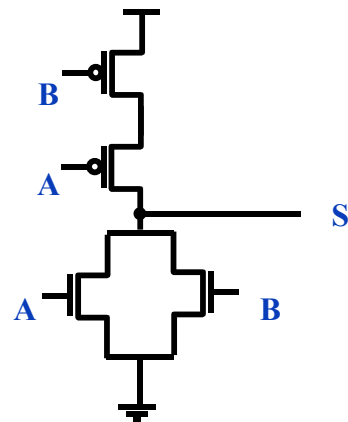
3. Implementação de Circuitos Digitais

► Caracterização Temporal de Portas

Tabela de Atrasos segundo o modelo pino-a-pino



NAND2	A	B
tp_{HL}	valor	valor
tp_{LH}	valor	valor

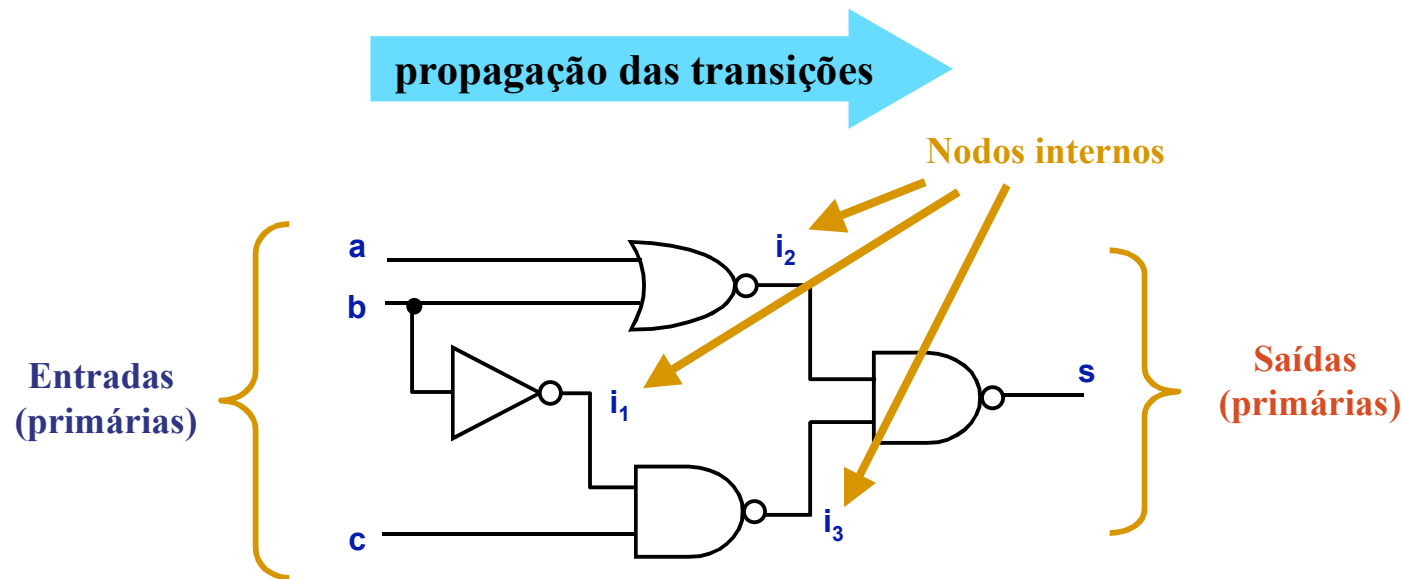


NOR2	A	B
tp_{HL}	valor	valor
tp_{LH}	valor	valor

3. Implementação de Circuitos Digitais

► Comportamento Dinâmico de Circuitos

Quando ocorre uma modificação nos valores aplicados nas entradas de um circuito lógico, esta modificação irá ocasionar modificações das variáveis internas e das saídas.

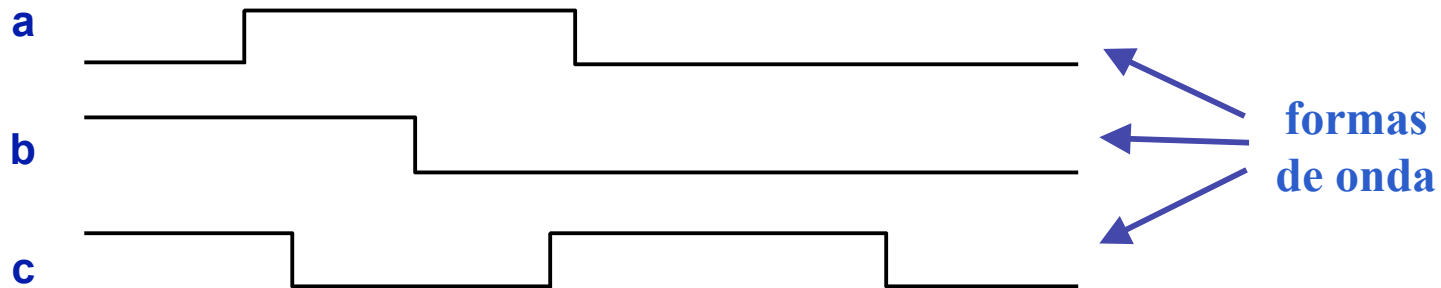


3. Implementação de Circuitos Digitais

► Sinais e Formas de Onda

- Dá-se o nome de **sinal** a uma variável Booleana no tempo
- Sinais são representados graficamente por formas de onda

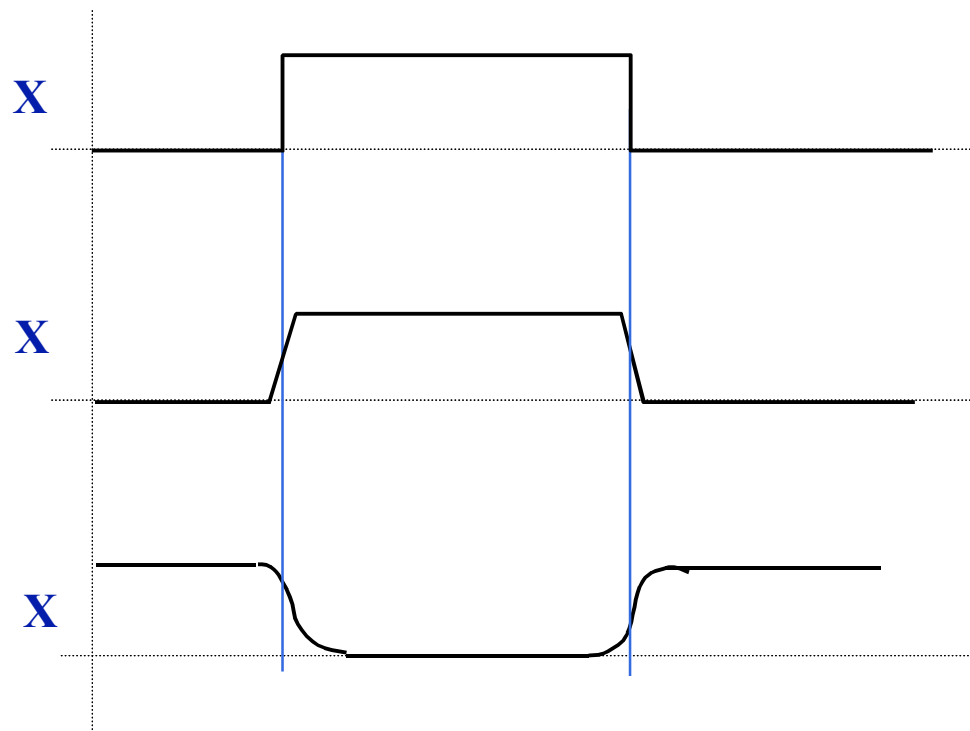
Exemplos de Diagrama de Tempos



3. Implementação de Circuitos Digitais

► Sinais e Formas de Onda

Representações de Formas de Onda, quanto à transição



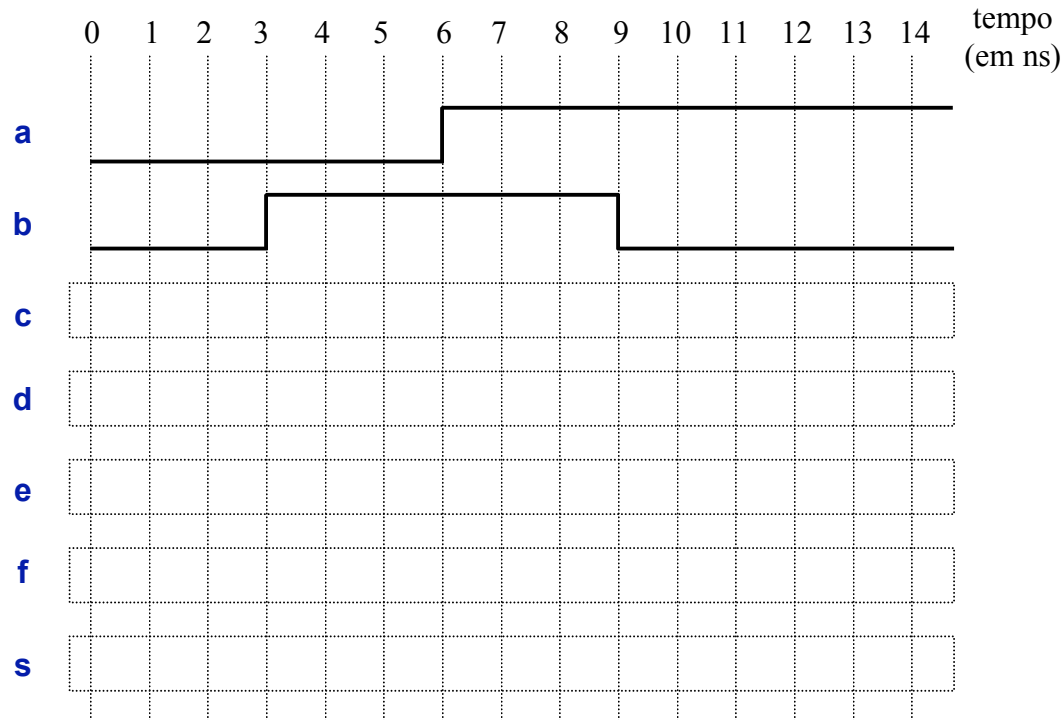
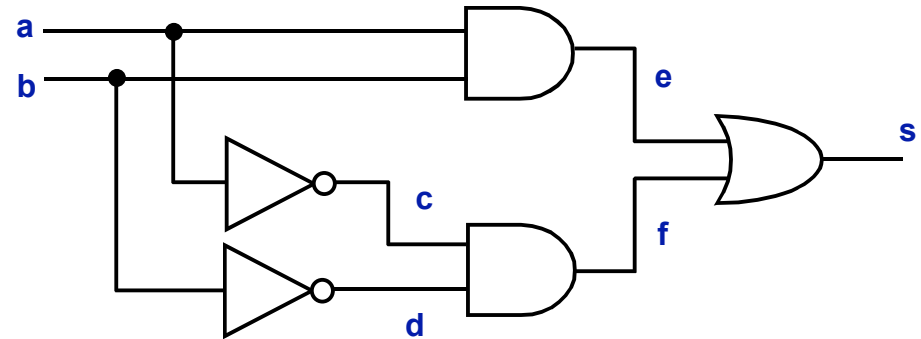
Ideal: simulação lógica e análise de *timing*

Ideal com rampa: simulação nível de chaves e simulação de *timing*

Real: simulação elétrica

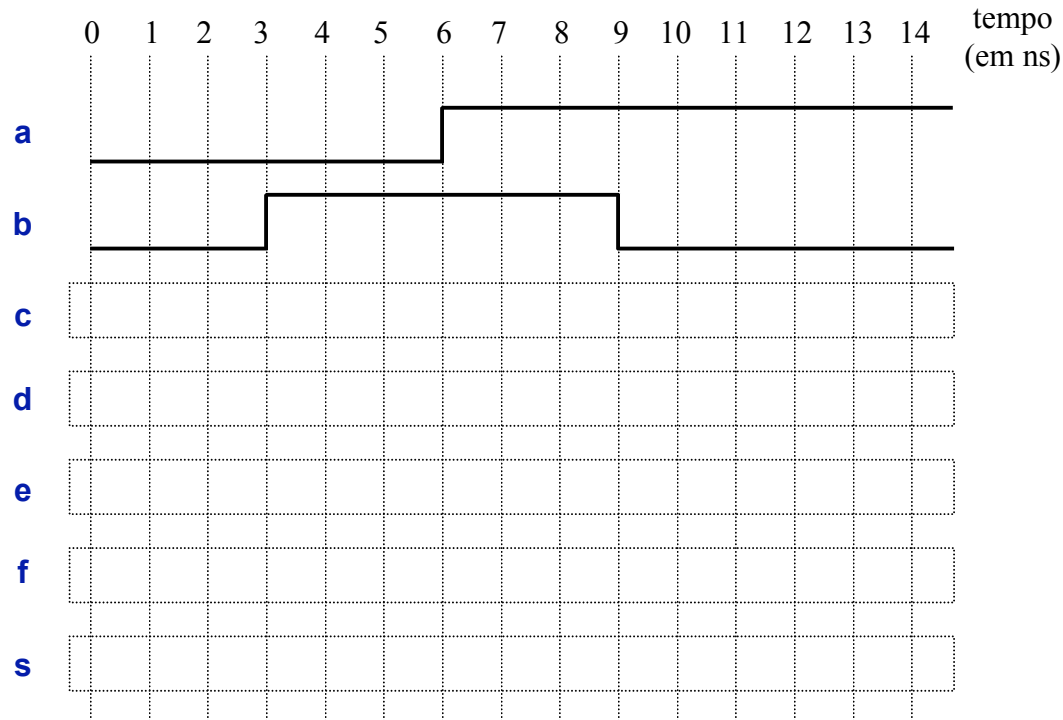
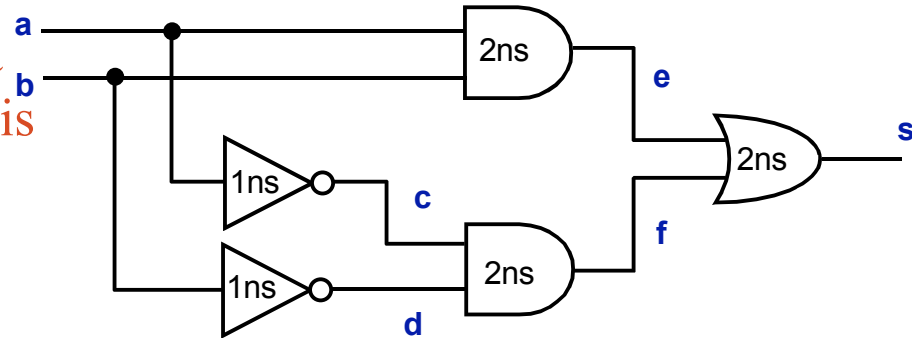
3. Implementação de Circuitos Digitais

Exercício 3.3: trace as formas de onda para os nós c, d, e, f, s a partir dos sinais fornecidos. Considere que as portas lógicas não têm atraso



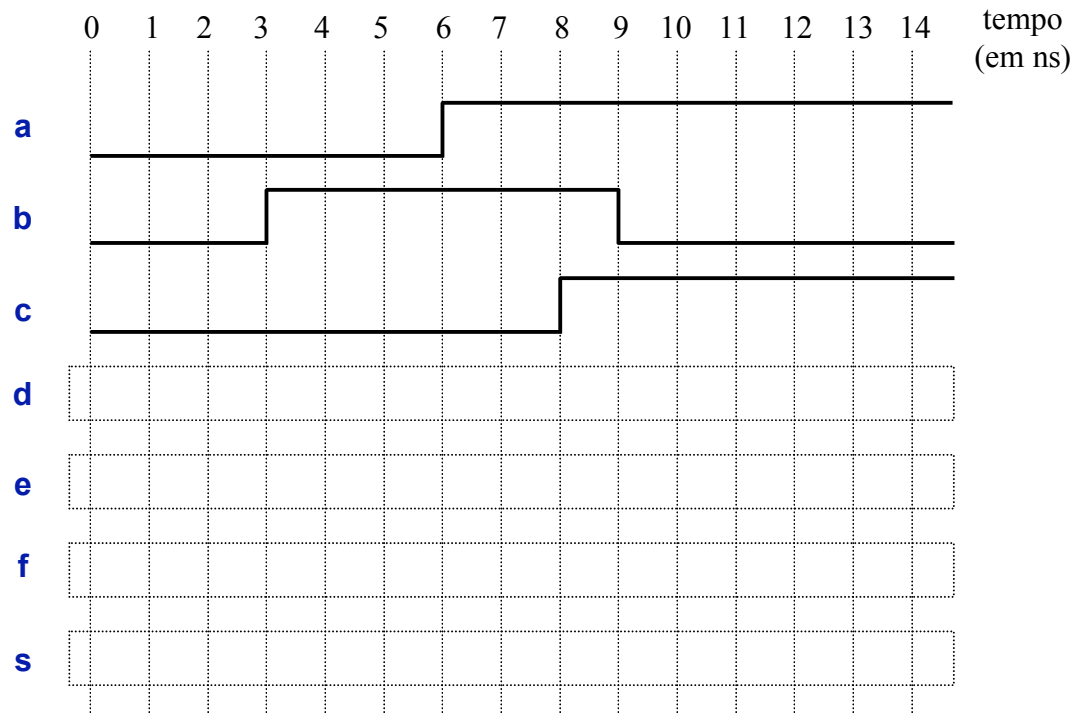
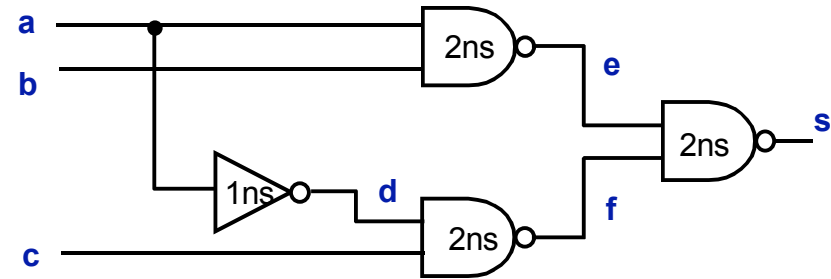
3. Implementação de Circuitos Digitais

Exercício 3.4: trace as formas de onda para os nós c, d, e, f, s a partir dos sinais fornecidos. Considere que as portas lógicas têm os atrasos anotados nelas.



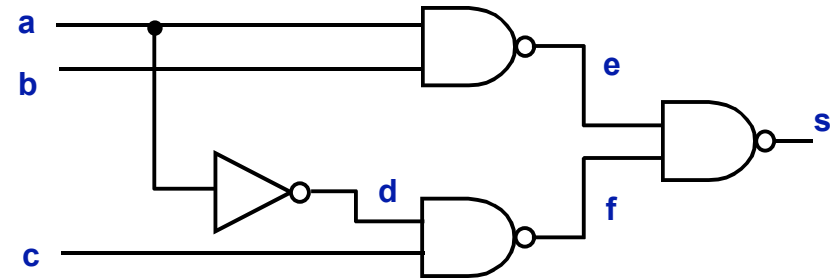
3. Implementação de Circuitos Digitais

Exercício 3.5: trace as formas de onda para os nós c, d, e, f, s a partir dos sinais fornecidos. Considere que as portas lógicas têm os atrasos anotados nelas.

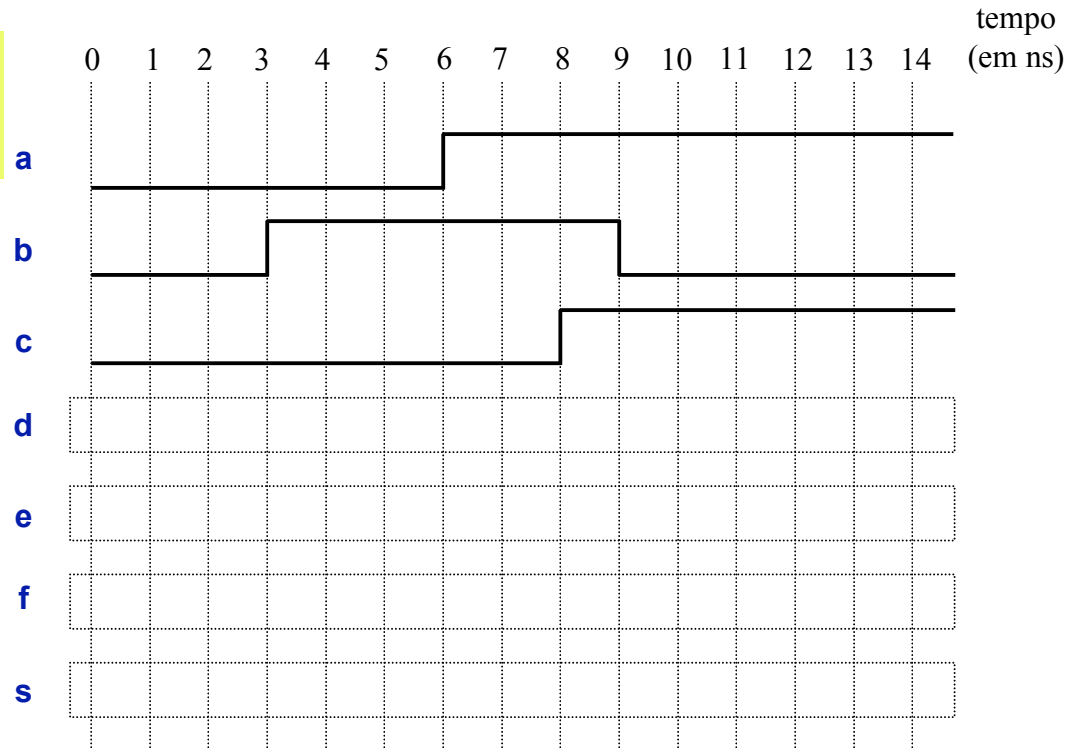


3. Implementação de Circuitos Digitais

Exercício 3.6: trace as formas de onda para os nós c, d, e, f, s a partir dos sinais fornecidos. Considere que as portas lógicas têm os seguintes atrasos:



INV: $t_{p_{HL}} = t_{p_{LH}} = 1 \text{ ns}$
 NANDs: $t_{p_{HL}} = 1 \text{ ns}$; $t_{p_{LH}} = 2 \text{ ns}$



3. Implementação de Circuitos Digitais

Exercício 3.7 trace as formas de onda para os nós c, d, e, f, s a partir dos sinais fornecidos. Considere que as portas lógicas têm atrasos pequenos (mas perceptíveis) se comparado à base de tempo.

