



Universidade Federal de Pelotas
Instituto de Física e Matemática
Departamento de Informática
Bacharelado em Ciência da Computação

Técnicas Digitais

Aula 12

4. Circuitos Combinacionais: Circuitos de Interconexão (decodificadores e codificadores), Implementações CMOS.

Prof. José Luís Güntzel

guntzel@ufpel.edu.br

www.ufpel.edu.br/~guntzel/TD/TD.html

4. Circuitos Combinacionais

► Decodificadores

Decodificador 2:4

- Sua função é **ativar** uma e somente uma dentre as 4 saídas, de acordo com a combinação de valores das entradas
- **Ativar**, neste caso, quer dizer **diferenciar, destacar**
- Existe uma relação entre o número de saídas (ns) e o número de entradas (ne):

$$n_s = 2^{n_e}$$

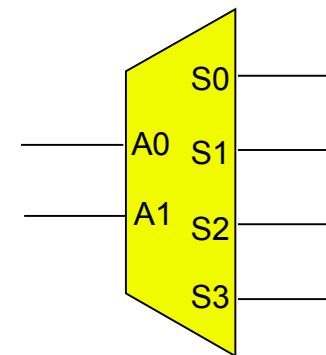
4. Circuitos Combinacionais

► Decodificadores

Decodificador 2:4

Tabela-verdade e símbolo

entradas		saídas			
A1	A0	S0	S1	S2	S3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1



símbolo

4. Circuitos Combinacionais

► Decodificadores

Decodificador 2:4

Cada combinação de entrada pode ser vista como o endereço de uma saída específica

entradas		saídas			
A1	A0	S0	S1	S2	S3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

endereço da saída
(=2 em decimal)

saída S2 ativada...

4. Circuitos Combinacionais

► Decodificadores

Decodificador 2:4

Cada uma das 4 saídas corresponde a um mintermo diferente.

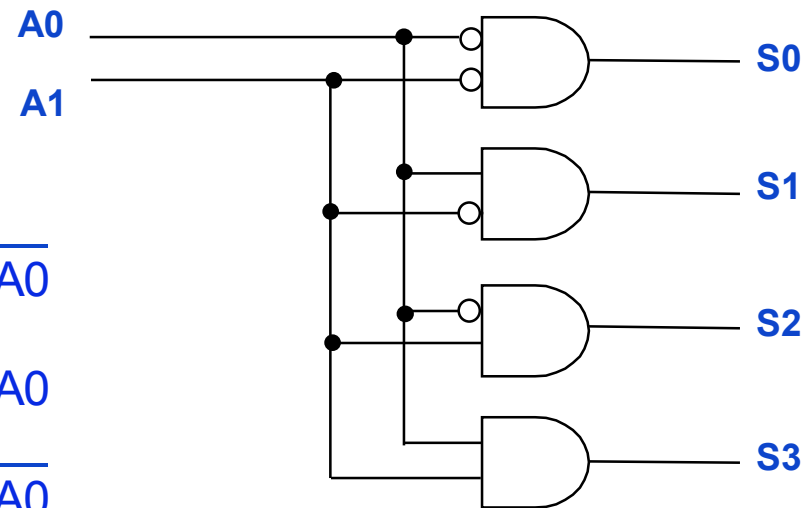
entradas		saídas			
A1	A0	S0	S1	S2	S3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

$$S0 = \overline{A1} \cdot \overline{A0}$$

$$S1 = \overline{A1} \cdot A0$$

$$S2 = A1 \cdot \overline{A0}$$

$$S3 = A1 \cdot A0$$



Implementação independente de tecnologia

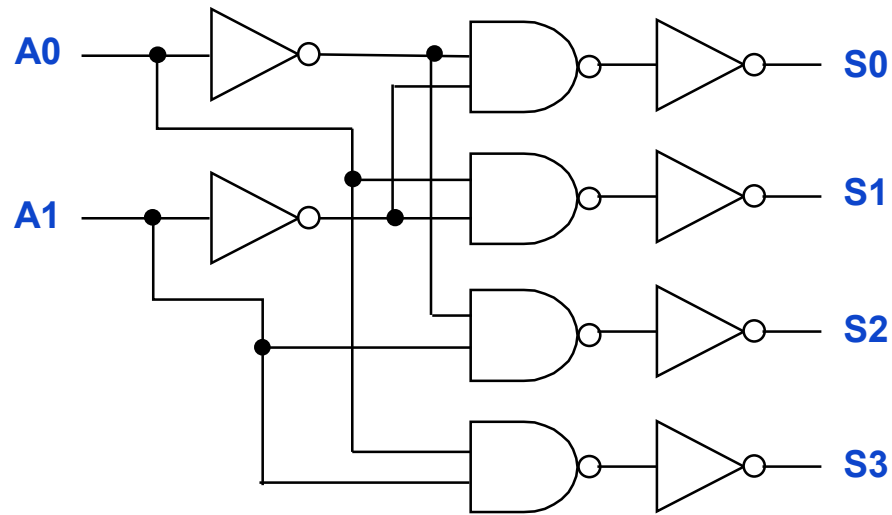
4. Circuitos Combinacionais

► Decodificadores

Decodificador 2:4

Implementação em tecnologia CMOS

entradas		saídas			
A1	A0	S0	S1	S2	S3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1



4. Circuitos Combinacionais

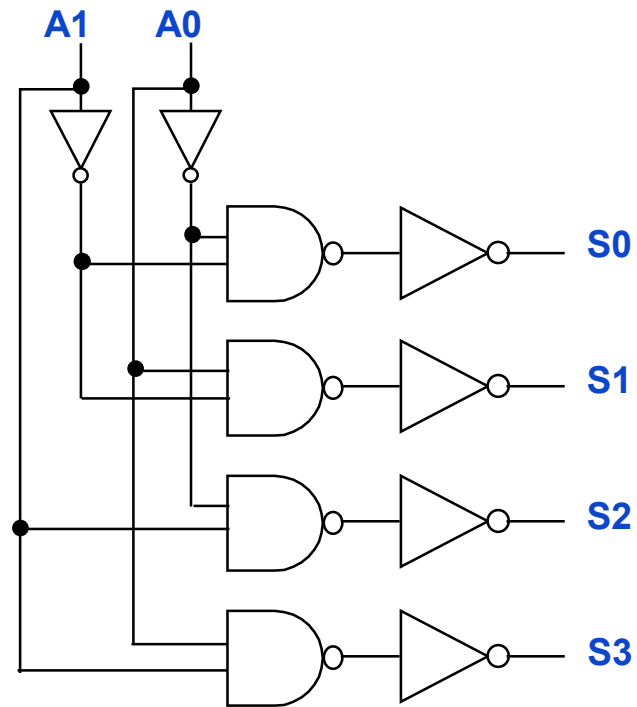
► Decodificadores

Decodificador 2:4

Implementação em tecnologia CMOS

Redesenhando... que outro circuito lembra?

entradas		saídas			
A1	A0	S0	S1	S2	S3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1



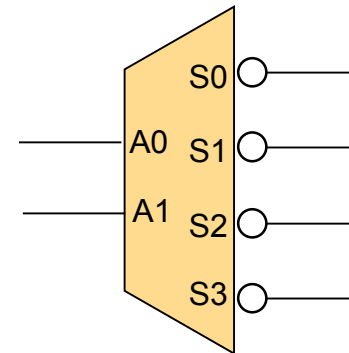
4. Circuitos Combinacionais

► Decodificadores

Decodificador 2:4 com saídas em lógica invertida (ou complementar)

A ativação se dá com o valor lógico 0

entradas		saídas			
A1	A0	S0	S1	S2	S3
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0



símbolo

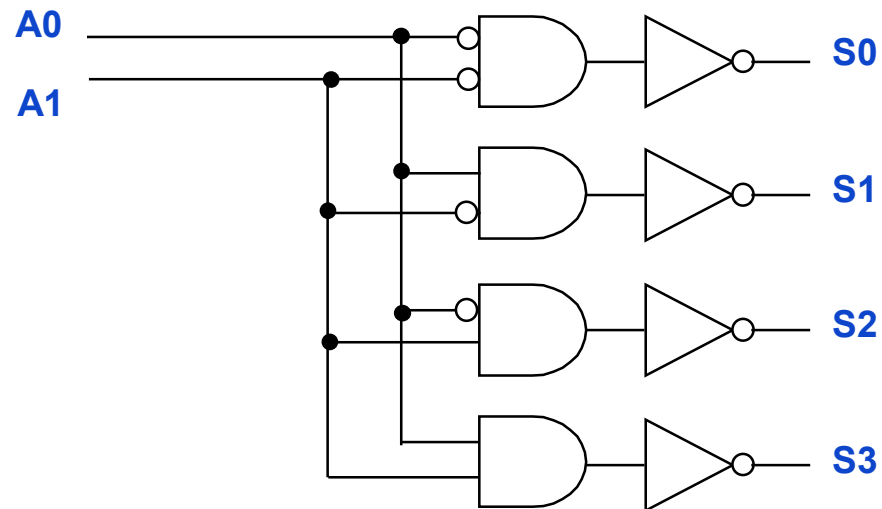
4. Circuitos Combinacionais

► Decodificadores

Decodificador 2:4 com saídas em lógica invertida (ou complementar)

Implementação independente de tecnologia - versão 1

entradas		saídas			
A1	A0	S0	S1	S2	S3
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0



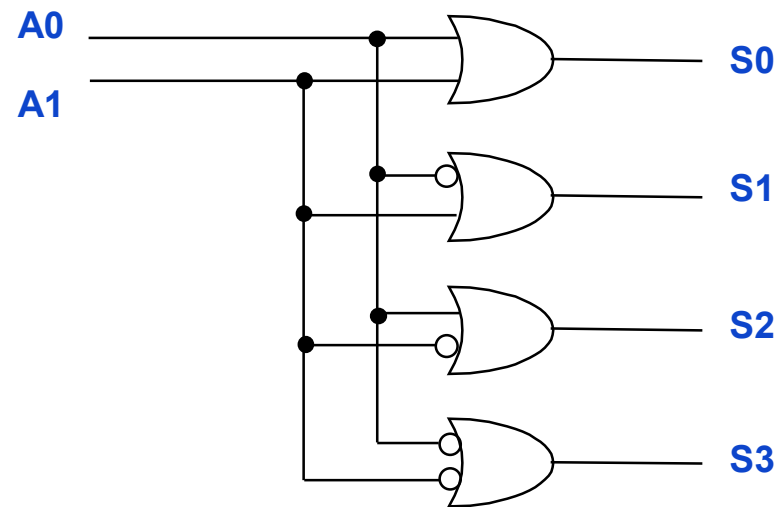
4. Circuitos Combinacionais

► Decodificadores

Decodificador 2:4 com saídas em lógica invertida (ou complementar)

Implementação independente de tecnologia - versão 2

entradas		saídas			
A1	A0	S0	S1	S2	S3
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0



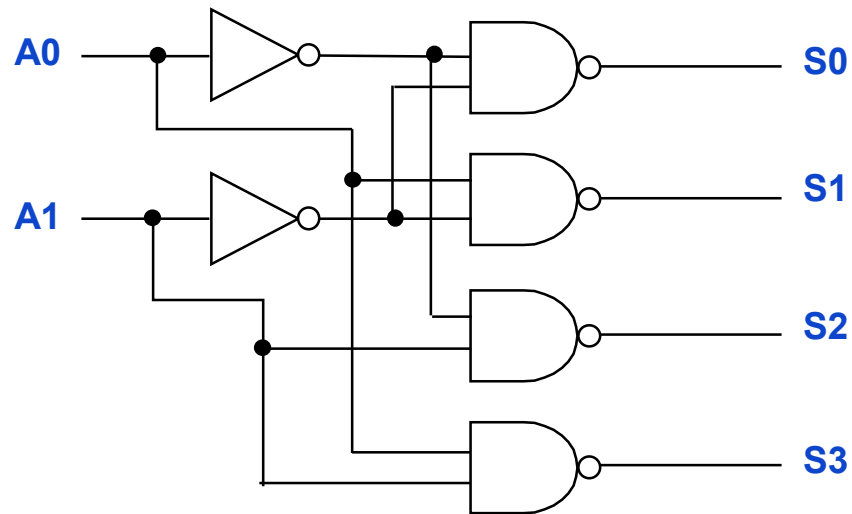
4. Circuitos Combinacionais

► Decodificadores

Decodificador 2:4 com saídas em lógica invertida (ou complementar)

Implementação em tecnologia CMOS (derivada da versão 1)

entradas		saídas			
A1	A0	S0	S1	S2	S3
0	0	0	1	1	1
0	1	1	0	1	1
1	0	1	1	0	1
1	1	1	1	1	0



4. Circuitos Combinacionais

► Decodificadores

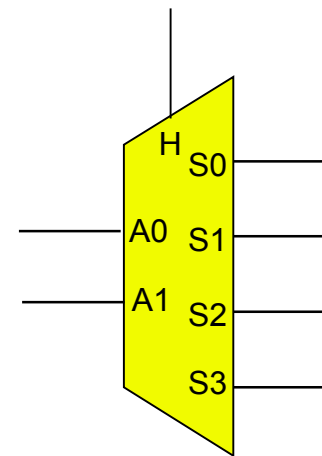
Decodificador 2:4

Acrescentando uma entrada de habilitação (*enable*)

entradas			saídas			
H	A1	A0	S0	S1	S2	S3
0	X	X	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

← todas as saídas desativadas

↑
entrada de habilitação



símbolo

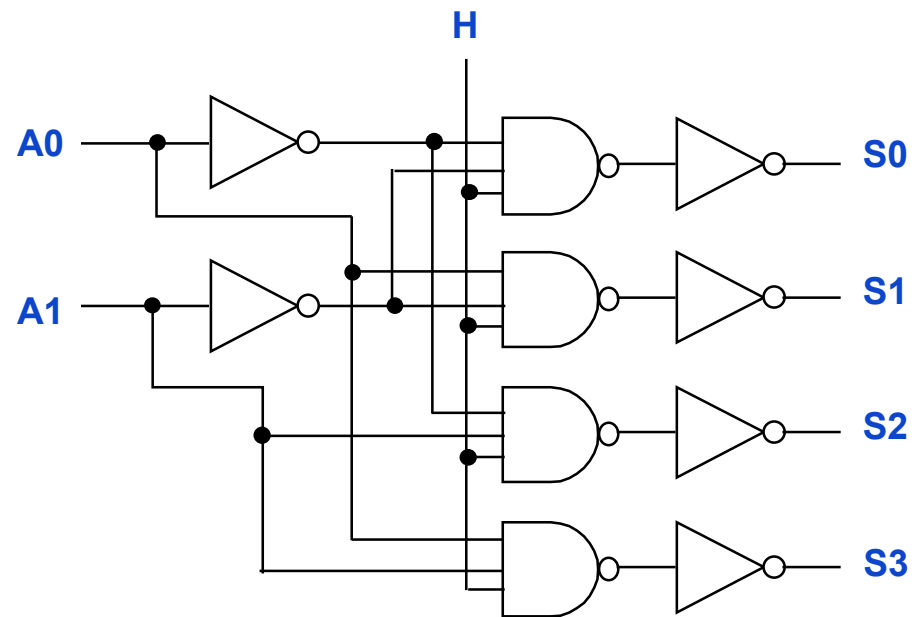
4. Circuitos Combinacionais

► Decodificadores

Decodificador 2:4

Implementação em tecnologia CMOS

entradas			saídas			
H	A1	A0	S0	S1	S2	S3
0	X	X	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1



4. Circuitos Combinacionais

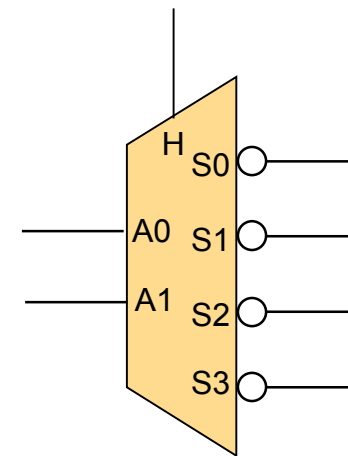
► Decodificadores

Decodificador 2:4 com saídas em lógica invertida (ou complementar) e com entrada de habilitação (*enable*)

entradas			saídas			
H	A1	A0	S0	S1	S2	S3
0	X	X	1	1	1	1
1	0	0	0	1	1	1
1	0	1	1	0	1	1
1	1	0	1	1	0	1
1	1	1	1	1	1	0

← todas as saídas desativadas

↑
entrada de habilitação



símbolo

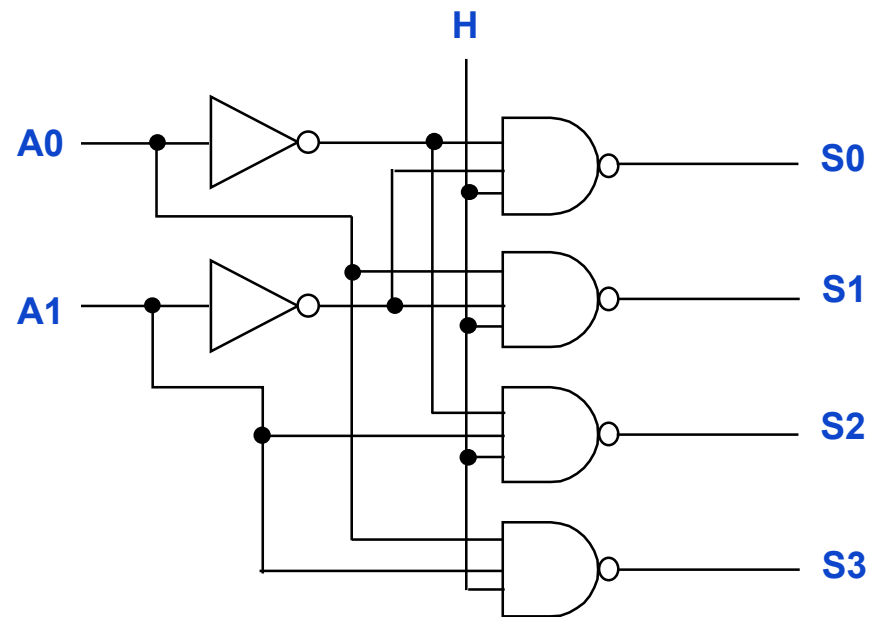
4. Circuitos Combinacionais

► Decodificadores

Decodificador 2:4 com saídas em lógica invertida

Implementação em tecnologia CMOS

entradas			saídas			
H	A1	A0	S0	S1	S2	S3
0	X	X	1	1	1	1
1	0	0	0	1	1	1
1	0	1	1	0	1	1
1	1	0	1	1	0	1
1	1	1	1	1	1	0



4. Circuitos Combinacionais

► Decodificadores

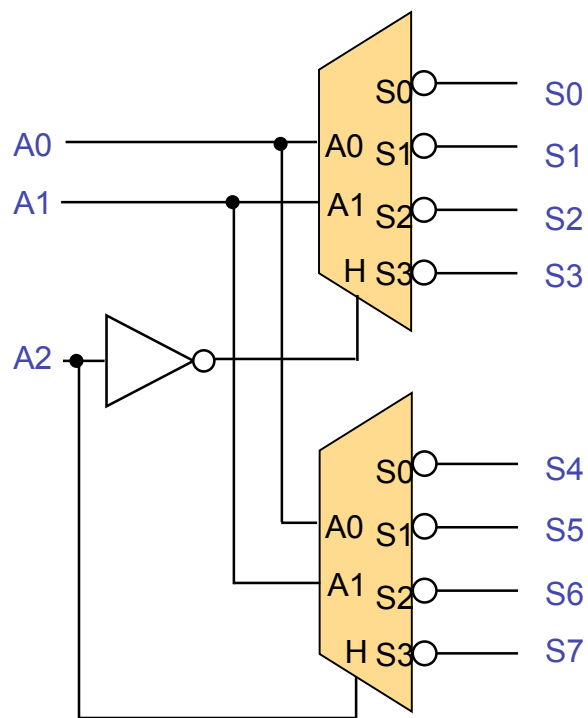
Decodificadores 3:8, 4:16, 5:32 etc

- **Seguem o mesmo princípio dos decodificadores vistos, sempre observando a relação $n:2^n$ (número de entradas: número de saídas)**
- **Também se pode “montar” um decodificador a partir de decodificadores menores, que possuam entrada de habilitação**

4. Circuitos Combinacionais

► Decodificadores

Um Decodificador 3:8, sem entrada de habilitação



4. Circuitos Combinacionais

▶ Codificadores

- **Conceito:** *grosso modo*, codificadores realizam a função oposta dos decodificadores
- Codificadores servem para reduzir o número de bits necessários para a representação de alguma informação (facilitando sua manipulação e seu armazenamento)
- Os principais tipos de codificadores são: binários, de prioridade.

4. Circuitos Combinacionais

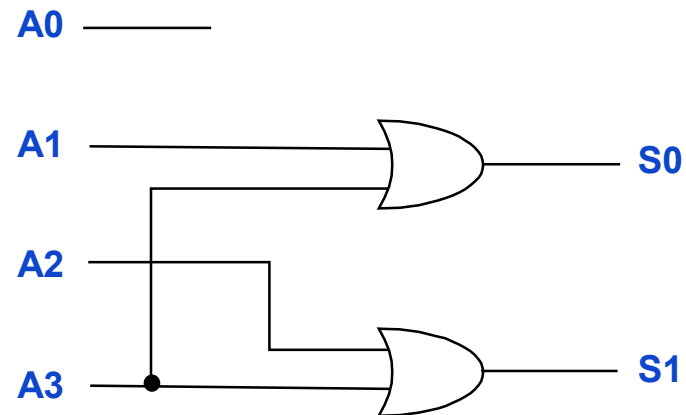
▶ Codificadores

Codificador Binário 4:2

Apenas as situações de entrada contendo somente uma posição valendo 1 são consideradas

As demais situações são tratadas como *don't cares* (usar Karnaugh)

entradas				saídas	
A4	A2	A1	A0	S1	S0
0	0	0	1	0	0
0	0	1	0	0	1
0	1	0	0	1	0
1	0	0	0	1	1



4. Circuitos Combinacionais

▶ Codificadores

Outros Exemplos de Codificadores

- Codificador BCD
- Codificador HEXA
- Codificador de prioridade